ARM®Cortex®-M0

32 位微处理器

SWM231

数据手册

Version1.27

2026.9.27

华芯微特集成电路有限公司

Synwit Integrated Circuit Co., Ltd.

目录

SWM231 1
1. 概述 7
2. 特性 8
3. 选型指南 12
4. 系统架构 13
4.1 系统架构 13
4.2 总线矩阵 15
4.3 系统电源概述 16
5. 管脚配置 17
5.1 SWM231E6S7 17
5.2 SWM23PQ6M7 20
5.3 SWM231F6U7 22
5.4 SWM23PE6S7 24
5.5 SWM23DK6U7 26
5.6 功能描述 28
5.7 管脚功能复用 30
6. 功能概述 32
6.1 存储器映射 32
6.2 中断控制器（NVIC） 32
6.3 系统管理（SYSCON） 33
6.4 端口控制（PORTCON） 33
6.5 通用 I/O (GPIO) 33
6.6 加强型定时器（TIMER） 34
6.7 基础定时器（BTIMER） 34
6.8 看门狗定时器（WDT） 34
6.9 脉冲宽度调制发生器（PWM） 35
6.10 UART 接口控制器（UART） 35
6.11 SPI 总线控制器（SPI） 36
6.12 直接内存存取控制器（DMA） 36

6.13 除法器（DIV）..... 37
6.14 磁场定向控制(FOC)..... 38
6.15 FLASH 控制器与 ISP 操作..... 38
6.16 模拟数字转换器（ADC）..... 38
6.17 可编程增益运放(PGA)..... 38
6.18 比较器（CMP）..... 39
7. 3P3N 预驱..... 40
7.1 概述..... 40
7.2 特性..... 40
7.3 模块结构框图..... 41
7.4 功能描述..... 42
8. 6N 预驱（SWM23DK6U7）..... 44
8.1 概述..... 44
8.2 特性..... 44
8.3 模块结构框图..... 45
8.4 功能描述..... 45
9. 典型应用电路..... 48
10. 电气特性..... 49
10.1 绝对最大额定值..... 49
10.2 直流电气特性..... 50
10.3 交流电气特性..... 51
10.4 模拟器件特性..... 53
10.5 3P3N DRIVER 特性..... 58
10.6 6N 预驱特性（SWM23DK6U7）..... 61
11. 封装尺寸..... 66
11.1 SSOP24 (SWM231E6S7、SWM23PE6S7)..... 66
11.2 SOP16（SWM23PQ6M7）..... 67
11.3 QFN20(SWM231F6U7)..... 68
11.4 QFN32..... 69
12. 命名规则说明..... 71
13. 缩写..... 72

13.1 缩写表 72

图目录

图 3-1 功能方框图 14
图 3-2 总线矩阵 15
图 3-3 系统电源架构 16
图 5-1 SWM231E6S7 封装管脚配置图 17
图 5-2 SWM23PQ6M7 封装管脚配置图 20
图 5-3 SWM231F6U7 封装管脚配置图 22
图 5-4 SWM23PE6S7 封装管脚配置图 24
图 7-1 预驱电路结构框图 41
图 7-2 参考应用电路 43
图 8-1 SWM23DK6U7 预驱模块结构框图 45
图 8-2 参考应用电路图 47
图 9-1 典型应用电路图 48
图 9-1 外部晶体振荡器典型电路 52
图 9-2 输出 LO 开关时间波形图 60
图 9-3 输出 HO 开关时间波形图 61
图 9-4 死区时间波形图 61
图 10-5 低端输出 LO 开关时间波形图 64
图 10-6 高端输出 HO 开关时间波形图 65
图 10-7 死区时间波形图 65
图 11-1 SSOP24 封装尺寸图 66
图 11-2 SOP16 封装尺寸图 67
图 11-3 QFN20 封装尺寸图 68
图 11-4 QFN32 封装尺寸图 70

表格目录

表格 6-1 存储器映射 32
表格 7-1 SWM23PQ6M7 预驱引脚与芯片内部对应关系 42
表格 7-2 SWM23PE6S7 预驱引脚与芯片内部对应关系 42
表格 7-3 OPA 输出引脚与 ADC 对应关系 42
表格 9-1 绝对最大额定值 49
表格 9-2 直流电气特性(V_{DD} = 2.2V ~ 5.5V, V_{SS} = 0V, T_A =25℃) 50
表格 9-3 内部高频 RC 振荡器特性 51
表格 9-4 内部低频 RC 振荡器特性 51
表格 9-5 外部晶体振荡器 51
表格 9-6 上电和掉电工作条件 53
表格 9-7 电压检测和欠压复位特性 53
表格 9-8 ADC 特性 54
表格 9-9 可编程增益运放特性 56
表格 9-10 比较器特性 57
表格 9-11 3P3N DRIVER 绝对最大额定值 58
表格 9-12 3P3N DRIVER 电气特性 59
表格 9-13 3P3N DRIVER 动态电特性 60
表格 10-17 6N 预驱绝对最大额定值 61
表格 10-18 6N 预驱电气特性 62
表格 10-19 6N 预驱动态电特性 63

1. 概述

SWM231 系列 32 位 MCU（以下简称 SWM231）内嵌 ARM® Cortex®-M0 内核，凭借其出色的性能以及高可靠性、低功耗、代码密度大等突出特点，可应用于工业控制、电机控制、白色家电等多种领域。

SWM231 支持片上包含精度为 1%以内的 60M 时钟。同时提供最大为 32K 字节的 FLASH 和最大 4K 字节的 SRAM。此外，芯片支持向量表重映射和 CACHE 单周期取指、ISP（在系统编程）操作及 IAP（在应用编程），支持用户可自定义 BOOT 程序和加密操作。

SWM231 外设串行总线包括最多 2 个 UART 接口，1 个标准 SPI 接口，此外还具有 1 个 16 位看门狗定时器，1 组 32 位（24 位计数器+8 位预分频）加强型定时器，3 组 32 位（24 位计数器+8 位预分频）基础型定时器，1 个 HALL 模块，2 个 4 通道（每个通道均可扩展为具备死区的互补模式）16 位 PWM 模块，1 个除法器（DIV），1 个 FOC 硬件加速模块，1 个最多 16 通道 12 位 2MSPS 的逐次逼近型 ADC 模块，2 路运算放大器，2 路比较器模块，并提供可编程电压检测和低电压复位等功能。

2. 特性

- 内核
  - 32 位 ARM® Cortex®-M0 内核
  - 24 位系统定时器
  - 工作频率最高 60MHz
  - 硬件单周期乘法
  - 集成嵌套向量中断控制器（NVIC）
  - 通过 SWD 接口仿真及烧录
- 内置 LDO
  - 供电电压范围 2.2V 至 5.5V
- SRAM 存储器
  - 4KB
- FLASH 存储器
  - 32KB
  - 支持向量表重映射功能
  - 支持 CACHE 单周期取指
  - 支持 ISP（在系统编程）更新用户程序
  - 支持自定义 BOOT 程序
- DMA
  - 1 通道 DMA 控制器
  - 支持的外设：UART，SPI，SARADC
- 串行接口
  - UART*2，具有独立 8 字节 FIFO，最高支持主时钟 16 分频
  - SPI*1，支持标准 SPI、SSI、支持 Master/Slave
- PWM 控制模块
  - 2 组独立 4 通道 16 位 PWM 产生器，每个通道均可扩展为具备死区的互补模式
  - 提供高电平结束或周期开始触发中断
  - 具有普通、互补、中心对称等多种输出模式，支持移相、挖坑等
  - 死区控制
  - 支持多点触发 ADC 模块
  - 支持方波换相处理
- 定时器模块
  - 1 路 32 位（24 位计数器+8 位预分频）加强定时器
    - 具备独立中断
    - 支持计数器、捕获、脉冲发送等功能
    - 单通道发送 PWM

- 支持 HALL 接口

- 3 路 32 位（24 位计数器+8 位预分频）基础定时器
  - 具备独立中断
  - 每个具备独立 8 位分频
  - 支持脉冲输出功能
  - 单通道发送 PWM
- 时钟独立的 16 位 WDT 看门狗定时器，溢出后可配置触发中断或复位芯片

- GPIO
  - 最多可达 22 个 GPIO
  - 可配置 4 种 IO 模式
    - 上拉输入
    - 推挽输出
    - 开漏输出
  - 灵活的中断配置
    - 触发类型设置（边沿检测、电平检测）
    - 触发电平设置（高电平、低电平）
    - 触发边沿设置（上升沿、下降沿、双边沿）
- 模拟外设
  - SAR ADC*1
    - 12 位高精度，采样率高达 2MSPS，共计支持 16 通道
    - 支持 2.4V/3.6V/4.5V 基准
    - 支持 single/scan 两种模式
    - 独立结果寄存器
    - 提供独立 FIFO
    - 可由软件/PWM/TIMER 触发
    - 温度传感器
  - OPA*2
    - PGA 模式支持 1/5/10/20 倍放大
    - 输出电阻设置
    - 输出可直接或通过 buffer 进入 ADC 通道
    - 支持内置输出偏置：1.2，1.8，2.25V，或(VREF_ADC/2)
  - CMP*2

- 迟滞设置：无，10mV，20mV，或 50mV
- 内置 1 路 8 位 DAC，负端可直接使用 DAC 参考输出
- 正端可以选择接 PGA 正端, PGA 输出，或外部输入
- 负端可以选择接 DAC 输出，或外部输入
- 正端星形连接，三端电阻分压输入
- 输出数字滤波

- 可编程电压检测(PVD)
  - 支持多级电压检测中断触发
- 可编程低电压复位(LVR)
  - 支持多级低电压复位设置
- 时钟源
  - 60MHz 精度可达 1%的片内时钟源
  - 32KHz 片内时钟源
  - 8～24MHz 片外高频晶振
- FOC 加速
  - 支持硬件计算 SVPWM/CLARK/PARK 等计算
- DIV 加速
  - 支持 32 位整数除法运算及求余运算
  - 支持 32 位开方运算，支持小数位
  - 除法单次运算最多耗时 32 个时钟，开方单次运算耗时 16/32 个时钟
  - 支持有符号数和无符号数运算
- 其他
  - 128 位 独立 ID
- 环境
  - 工作温度：-40℃～105℃
  - 保存温度：-50℃～150℃
  - 湿度等级：MSL3
- 封装
  - SSOP24
  - SOP16
  - QFN20

- QFN32

- 应用范围
  - 仪器仪表，工业控制，电机驱动，白色家电，可穿戴设备

3. 选型指南

表 3-1 SWM231 系列 MCU 选型表

Peripherals	SWM231E6S7-63	SWM23PQ6M7-12	SWM231F6U7-40	SWM23PE6S7-63	SWM23DK6U7-50
Voltage (V)	2.2~5.5				
Flash (KB)	32				
SRAM (KB)	4				
I/O	22	7	19	14	13
Timer	1+3	1+3	1+2	1+3	1+3
PWM	8				
DMA	1				
SAR ADC	1(15)	1(4)	1(9)	1(11)	1(9)
UART	2	1	2		
SPI	1	/	1		
3P3N	/	1	/	1	
6N	/				1
OPA	2				
FOC	1				
WDT	1				
CMP	2	1	2		
DIV	1				
Package	SSOP24	SOP16	QFN20	SSOP24	QFN32

4. 系统架构

4.1 系统架构

SWM231 系统架构如图 3-1 所示。系统总线具有：

- 3 个主控总线
  - Cortex M0 内核
  - DMA1
  - DMA2
- 5 个被控总线
  - ROM Code（系统启动代码）
  - Flash 接口
  - SRAM 接口
  - AHB 总线
  - APB 总线

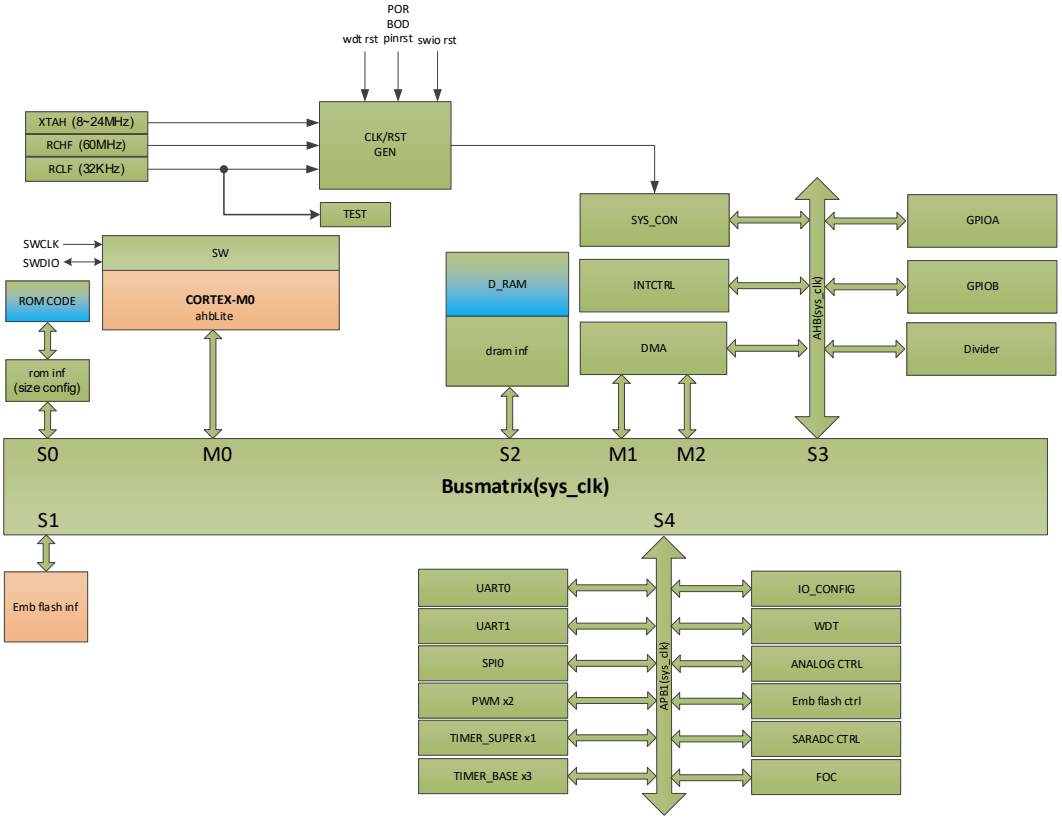

POR
BOD
wdt rst
pinrst
swio rst
XTAH (8~24MHz)
RCHF (60MHz)
RCLF (32KHz)
CLK/RST GEN
TEST
SWCLK
SWDIO
SW
ROM CODE
CORTEX-M0
ahbLite
rom inf
(size config)
D_RAM
dram inf
SYS_CON
INTCTRL
DMA
AHB(sys_clk)
GPIOA
GPIOB
Divider
S0
M0
S2
M1
M2
S3
Busmatrix(sys_clk)
S1
S4
Emb flash inf
UART0
UART1
SPI0
PWM x2
TIMER_SUPER x1
TIMER_BASE x3
APB1(sys_clk)
IO_CONFIG
WDT
ANALOG CTRL
Emb flash ctrl
SARADC CTRL
FOC

图 3-1 功能方框图

4.2 总线矩阵

借助总线矩阵，可以实现主控总线到被控总线的访问，这样即使在多个高速外设同时运行期间，系统也可以实现并发访问和高效运行。此架构如图 3-2 所示。

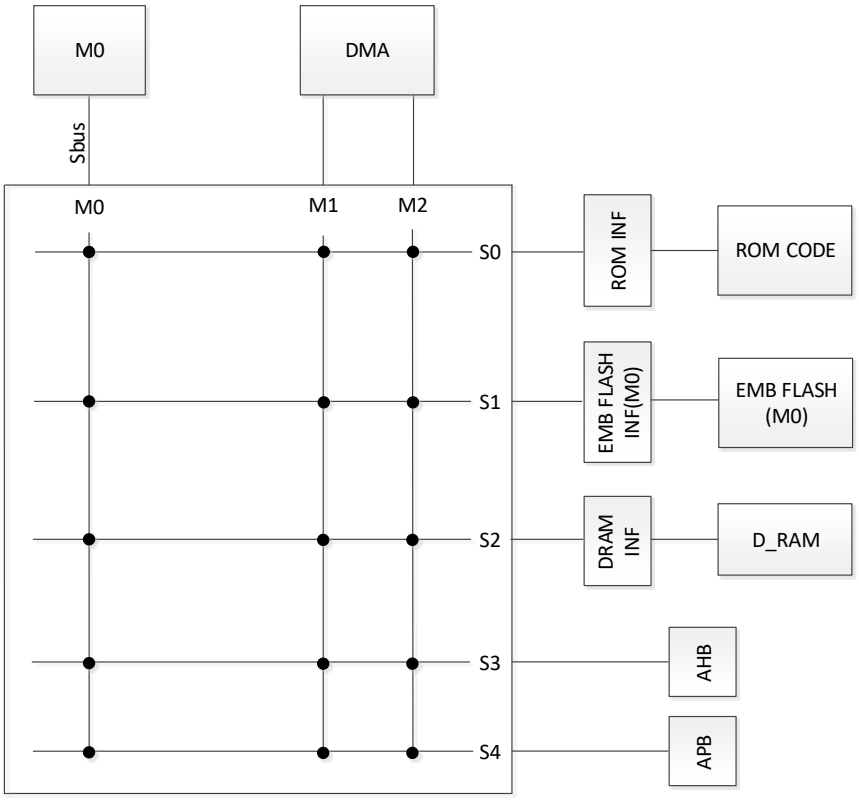


图 3-2 总线矩阵

4.3 系统电源概述

SWM231 系列芯片 MCU 部分工作电压要求介于 2.5V 到 5.5V 之间。系统电源架构如图 3-3 所示。

VDDIO 提供 IO 电源。电源地 VSS 和 VSSIO 芯片内部短接。

模拟电路电源通过 VDDA 引脚输入，提供电源给 PLL，HRC，LRC，ADC，DAC，PGA，CMP，POR，LVR 以及 PVD，并通过芯片内嵌线性稳压器（LDO）来为内部数字电源提供 1.5V 电源。

在芯片只有 VDD 引脚情况下，则 VDDIO 和 VDDA 内部短接。

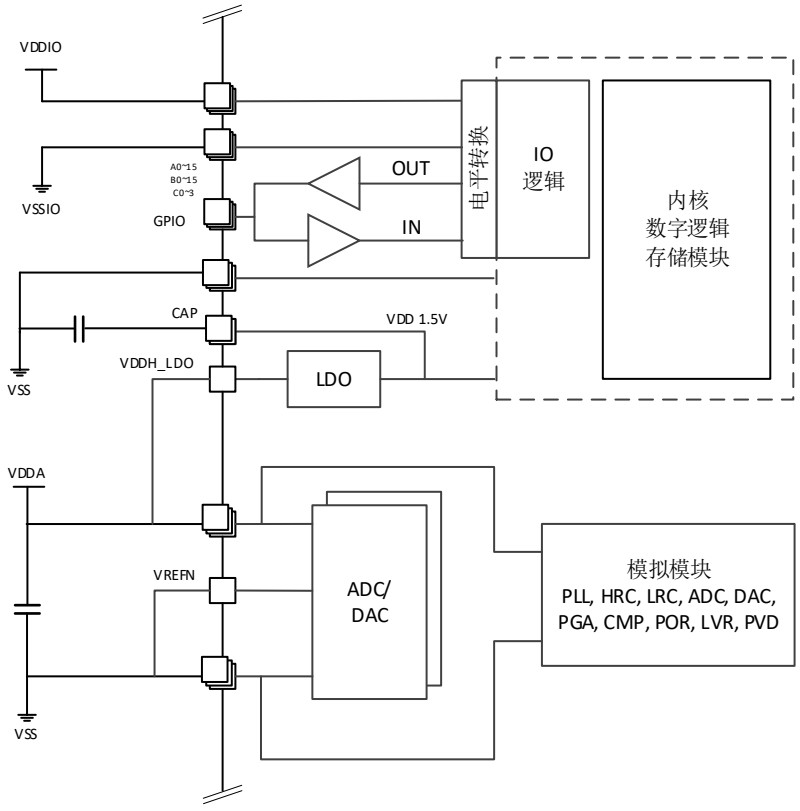


图 3-3 系统电源架构

5. 管脚配置

5.1 SWM231E6S7

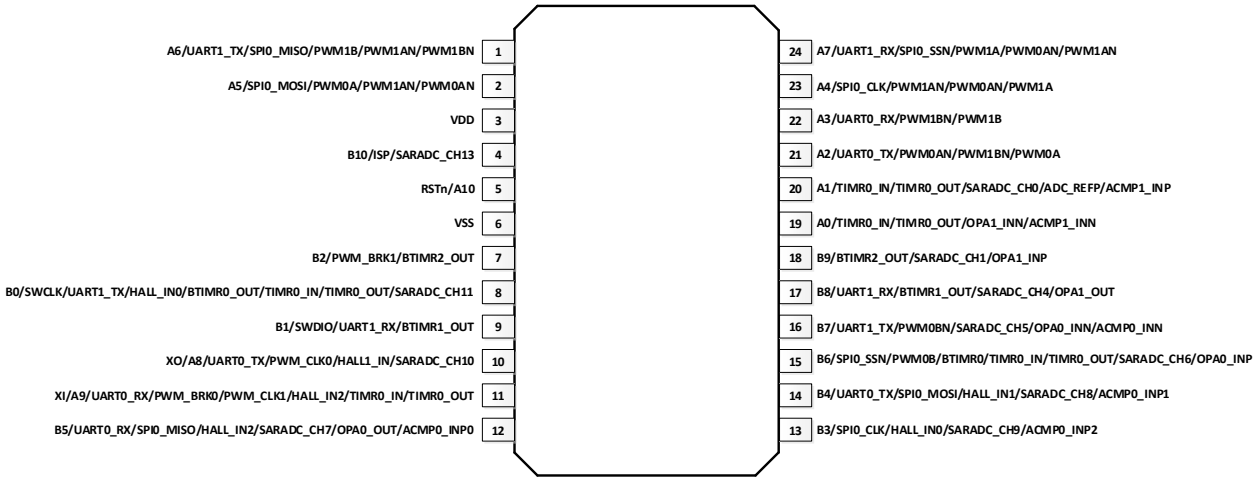


图 5-1 SWM231E6S7 封装管脚配置图

管脚号 E6S7	管脚名称	类型	复位后默认功能	可复用功能/备注
1	A6	I/O	PA6	UART1_TX,SPI0_MISO,PWM1B,PWM1AN,PWM1BN
2	A5	I/O	PA5	SPI0_MOSI,PWM0A,PWM1AN,PWM0AN
3	VDD	S	/	电源
4	B10	I/O	PB10	B10,ISP,SARADC_CH13
5	A10	I/O	PA10	RSTn
6	VSS	S	/	VSS
7	B2	I/O	PB2	PWM_BRK1,BTIMR2_OUT
8	B0	I/O	PB0	SWCLK,UART1_TX,HALL_IN0,BTIMR0_OUT,TIMR0_IN,TIMR0_OUT,SARADC_CH11
9	B1	I/O	PB1	SWDIO,UART1_RX,BTIMR1_OUT
10	A8	I/O	PA8	XO,UART0_TX,PWM_CLK0,HALL1_IN,SARADC_CH10
11	A9	I/O	PA9	XI,UART0_RX,PWM_BRK0,PWM_CLK1,HALL_IN2,TIMR0_IN,TIMR0_OUT
12	B5	I/O	PB5	UART0_RX,SPI0_MISO,HALL_IN2,SARADC_CH7,OPA0_OUT,ACMP0_INP0
13	B3	I/O	PB3	SPI0_CLK,HALL_IN0,SARADC_CH9,ACMP0_INP2
14	B4	I/O	PB4	UART0_TX,SPI0_MOSI,HALL_IN1,SARADC_CH8,ACMP0_INP1
15	B6	I/O	PB6	SPI0_SSN,PWM0B,BTIMR0,TIMR0_IN,TIMR0_OUT,SARADC_CH6,OPA0_INP
16	B7	I/O	PB7	UART1_TX,PWM0BN,SARADC_CH5,OPA0_INN,ACMP0_INN
17	B8	I/O	PB8	UART1_RX,BTIMR1_OUT,SARADC_CH4,OPA1_OUT
18	B9	I/O	PB9	BTIMR2_OUT,SARADC_CH1,OPA1_INP
19	A0	I/O	PA0	TIMR0_IN,TIMR0_OUT,OPA1_INN,ACMP1_INN
20	A1	I/O	PA1	TIMR0_IN,TIMR0_OUT,SARADC_CH0,ADC_REFP,ACMP1_INP
21	A2	I/O	PA2	UART0_TX,PWM0AN,PWM1BN,PWM0A

管脚号 E6S7	管脚名称	类型	复位后默认功能	可复用功能/备注
22	A3	I/O	PA3	UART0_RX,PWM1BN,PWM1B
23	A4	I/O	PA4	SPI0_CLK,PWM1AN,PWM0AN,PWM1A
25	A7	I/O	PA7	UART1_RX,SPI0_SSN,PWM1A,PWM0AN,PWM1AN

5.2 SWM23PQ6M7

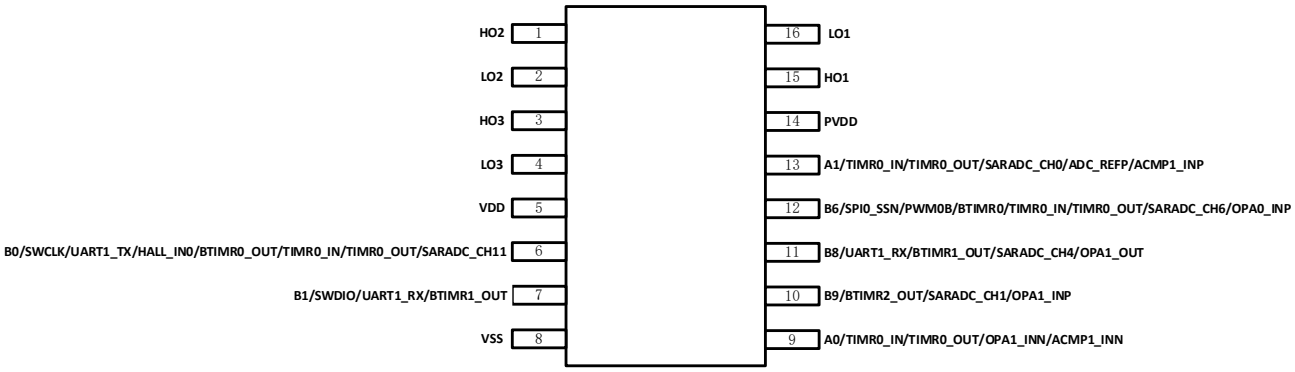


图 5-2 SWM23PQ6M7 封装管脚配置图

管脚号 PQ6S7	管脚名称	类型	复位后默认功能	可复用功能/备注
1	HO2	AO	HO2	高侧输出 2
2	LO2	AO	LO2	低侧输出 2
3	HO3	AO	HO3	高侧输出 3
4	LO3	AO	LO3	低侧输出 3
5	VDD	S	/	电源
6	B0	I/O	PB0	SWCLK,UART1_TX,HALL_IN0,BTIMR0_OUT,TIMR0_IN,TIMR0_OUT,SARADC_CH11
7	B1	I/O	PB1	SWDIO,UART1_RX,BTIMR1_OUT
8	VSS	S	/	接地
9	A0	I/O	PA0	TIMR0_IN,TIMR0_OUT,OPA1_INN,ACMP1_INN
10	B9	I/O	PB9	BTIMR2_OUT,SARADC_CH1,OPA1_INP
11	B8	I/O	PB8	UART1_RX,BTIMR1_OUT,SARADC_CH4,OPA1_OUT
12	B6	I/O	PB6	SPI0_SSN,PWM0B,BTIMR0,TIMR0_IN,TIMR0_OUT,SARADC_CH6,OPA0_INP
13	A1	I/O	PA1	TIMR0_IN,TIMR0_OUT,SARADC_CH0,ADC_REFP,ACMP1_INP

管脚号 PQ6S7	管脚名称	类型	复位后默认功能	可复用功能/备注
14	PVDD	S	PVDD	预驱模拟电源
15	HO1	AO	HO1	高侧输出 1
16	LO1	AO	LO1	低侧输出 1

5.3 SWM231F6U7

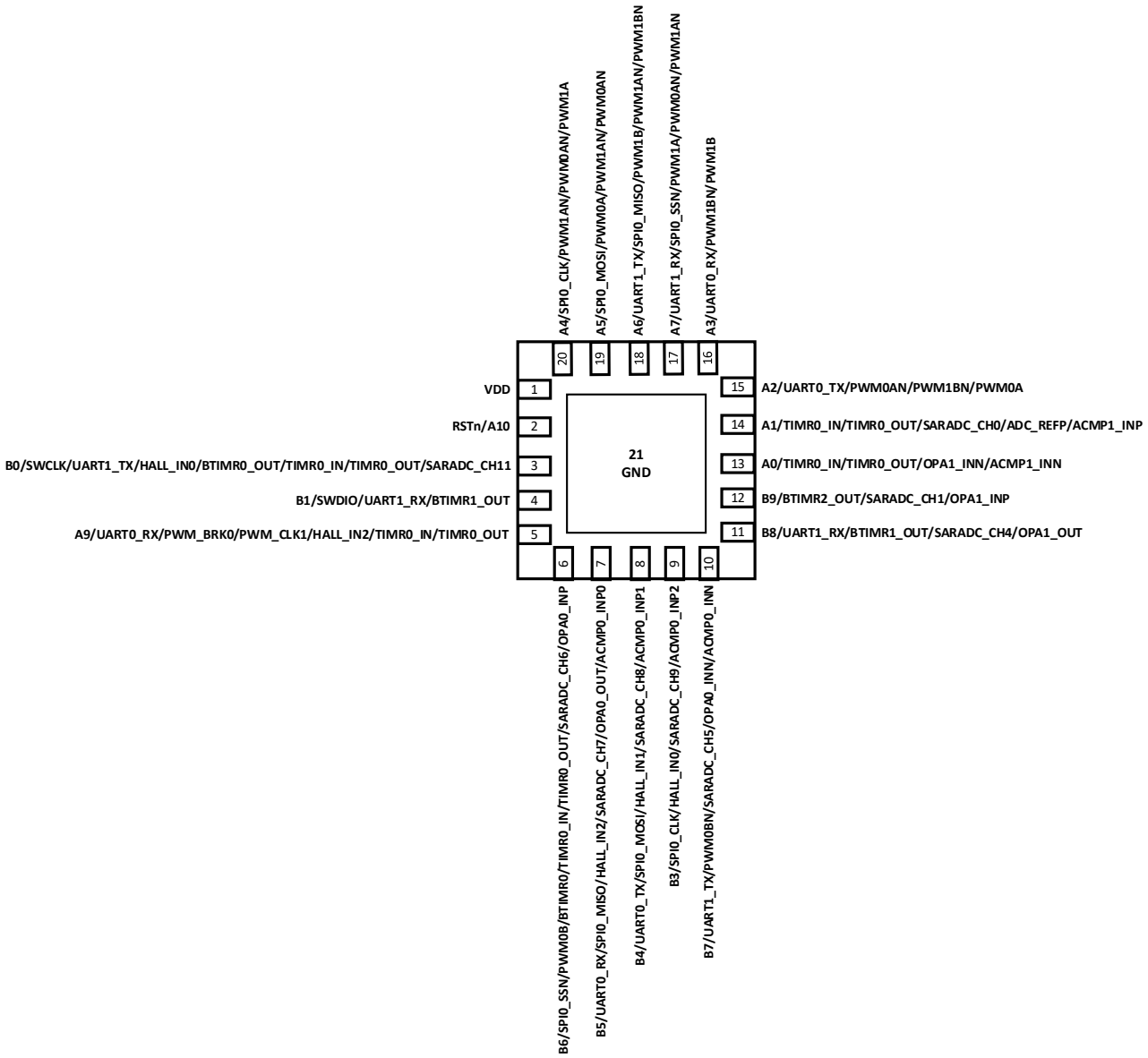


图 5-3 SWM231F6U7 封装管脚配置图

管脚号 F6U7	管脚名称	类型	复位后默认功能	可复用功能/备注
1	VDD	S	/	电源
2	A10	I/O	PA10	RSTn

管脚号 F6U7	管脚名称	类型	复位后默认功能	可复用功能/备注
3	B0	I/O	PB0	SWCLK,UART1_TX,HALL_IN0,BTIMR0_OUT,TIMR0_IN,TIMR0_OUT,SARADC_CH11
4	B1	I/O	PB1	SWDIO,UART1_RX,BTIMR1_OUT
5	A9	I/O	PA9	UART0_RX,PWM_BRK0,PWM_CLK1,HALL_IN2,TIMR0_IN,TIMR0_OUT
6	B6	I/O	PB6	SPI0_SSN,PWM0B,BTIMR0,TIMR0_IN,TIMR0_OUT,SARADC_CH6,OPA0_INP
7	B5	I/O	PB5	UART0_RX,SPI0_MISO,HALL_IN2,SARADC_CH7,OPA0_OUT,ACMP0_INP0
8	B4	I/O	PB4	UART0_TX,SPI0_MOSI,HALL_IN1,SARADC_CH8,ACMP0_INP1
9	B3	I/O	PB3	SPI0_CLK,HALL_IN0,SARADC_CH9,ACMP0_INP2
10	B7	I/O	PB7	UART1_TX,PWM0BN,SARADC_CH5,OPA0_INN,ACMP0_INN
11	B8	I/O	PB8	UART1_RX,BTIMR1_OUT,SARADC_CH4,OPA1_OUT
12	B9	I/O	PB9	BTIMR2_OUT,SARADC_CH1,OPA1_INP
13	A0	I/O	PA0	TIMR0_IN,TIMR0_OUT,OPA1_INN,ACMP1_INN
14	A1	I/O	PA1	TIMR0_IN,TIMR0_OUT,SARADC_CH0,ADC_REFP,ACMP1_INP
15	A2	I/O	PA2	UART0_TX,PWM0AN,PWM1BN,PWM0A
16	A3	I/O	PA3	UART0_RX,PWM1BN,PWM1B
17	A7	I/O	PA7	UART1_RX,SPI0_SSN,PWM1A,PWM0AN,PWM1AN
18	A6	I/O	PA6	UART1_TX,SPI0_MISO,PWM1B,PWM1AN,PWM1BN
19	A5	I/O	PA5	SPI0_MOSI,PWM0A,PWM1AN,PWM0AN
20	A4	I/O	PA4	SPI0_CLK,PWM1AN,PWM0AN,PWM1A

5.4 SWM23PE6S7

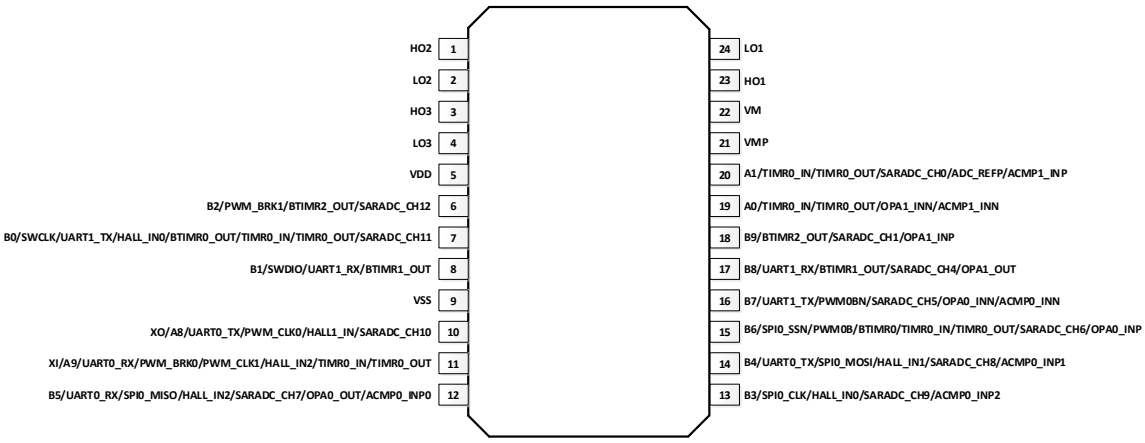
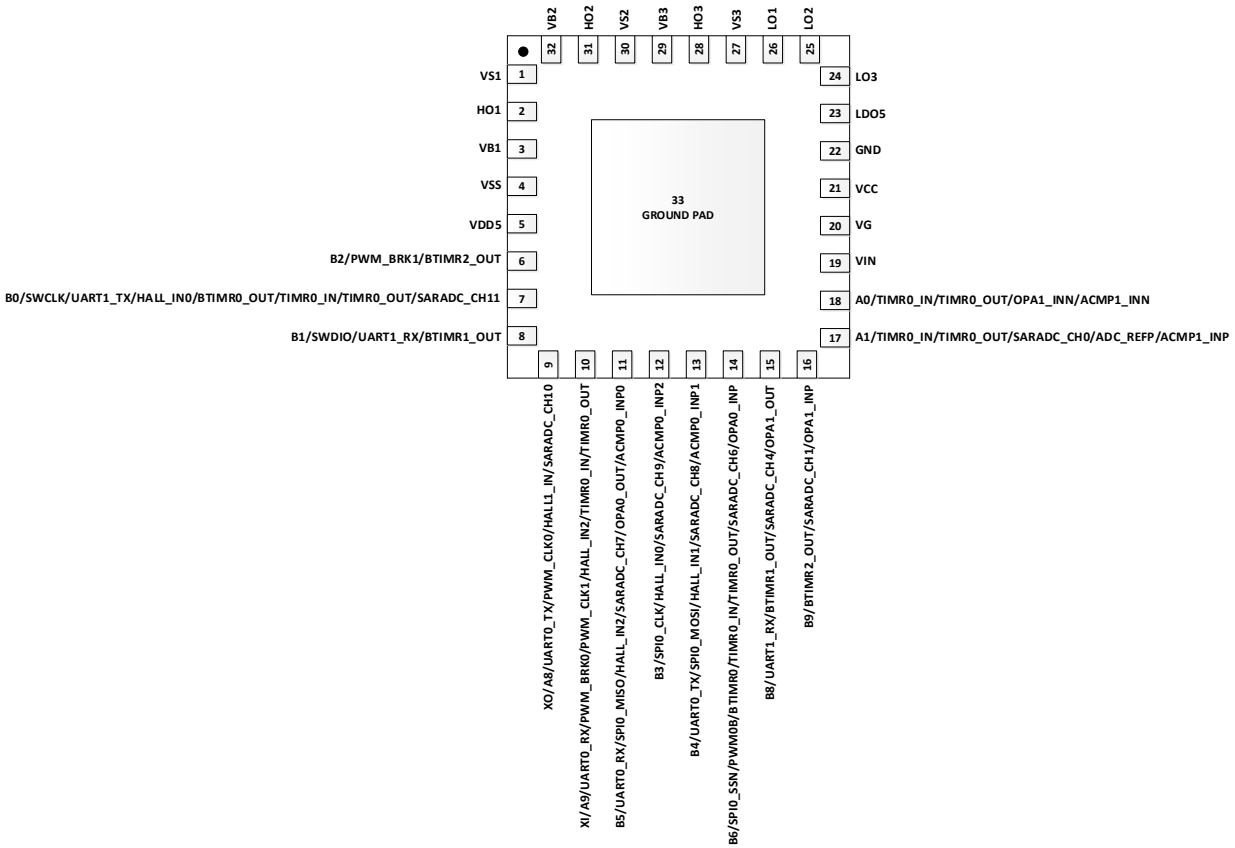


图 5-4 SWM23PE6S7 封装管脚配置图

管脚号 E6S7	管脚名称	类型	复位后默认功能	可复用功能/备注
1	HO2	AO	HO2	高侧输出 2
2	LO2	AO	LO2	低侧输出 2
3	HO3	AO	HO3	高侧输出 3
4	LO3	AO	LO3	低侧输出 3
5	VDD	S	/	电源
6	B2	I/O	PB2	PWM_BRK1,BTIMR2_OUT
7	B0	I/O	PB0	SWCLK,UART1_TX,HALL_IN0,BTIMR0_OUT,TIMR0_IN,TIMR0_OUT,SARADC_CH11
8	B1	I/O	PB1	SWDIO,UART1_RX,BTIMR1_OUT
9	VSS	S	/	接地
10	A8	I/O	PA8	XO,UART0_TX,PWM_CLK0,HALL1_IN,SARADC_CH10
11	A9	I/O	PA9	XI,UART0_RX,PWM_BRK0,PWM_CLK1,HALL_IN2,TIMR0_IN,TIMR0_OUT
12	B5	I/O	PB5	UART0_RX,SPI0_MISO,HALL_IN2,SARADC_CH7,OPA0_OUT,ACMP0_INP0
13	B3	I/O	PB3	SPI0_CLK,HALL_IN0,SARADC_CH9,ACMP0_INP2

管脚号 E6S7	管脚名称	类型	复位后默认功能	可复用功能/备注
14	B4	I/O	PB4	UART0_TX,SPI0_MOSI,HALL_IN1,SARADC_CH8,ACMP0_INP1
15	B6	I/O	PB6	SPI0_SSN,PWM0B,BTIMR0,TIMR0_IN,TIMR0_OUT,SARADC_CH6,OPA0_INP
16	B7	I/O	PB7	UART1_TX,PWM0BN,SARADC_CH5,OPA0_INN,ACMP0_INN
17	B8	I/O	PB8	UART1_RX,BTIMR1_OUT,SARADC_CH4,OPA1_OUT
18	B9	I/O	PB9	BTIMR2_OUT,SARADC_CH1,OPA1_INP
19	A0	I/O	PA0	TIMR0_IN,TIMR0_OUT,OPA1_INN,ACMP1_INN
20	A1	I/O	PA1	TIMR0_IN,TIMR0_OUT,SARADC_CH0,ADC_REFP,ACMP1_INP
21	VMP	S	/	预驱内置 LDO 电源供电脚
22	VM	S	/	预驱电源供电脚
23	HO1	AO	HO1	高侧输出 1
24	LO1	AO	LO1	低侧输出 1

5.5 SWM23DK6U7



管脚号 DK6U7	管脚名称	类型	复位后默认功能	可复用功能/备注
1	VS1	S	VS1	高端悬浮地
2	HO1	AO	HO1	高侧输出 1
3	VB1	S	VB1	高端悬浮电源
4	VSS	S	/	接地
5	VDD5	S	/	电源
6	B2	I/O	PB2	PWM_BRK1,BTIMR2_OUT

管脚号 DK6U7	管脚名称	类型	复位后默认功能	可复用功能/备注
7	B0	I/O	PB0	SWCLK,UART1_TX,HALL_IN0,BTIMR0_OUT,TIMR0_IN,TIMR0_OUT,SARADC_CH11
8	B1	I/O	PB1	SWDIO,UART1_RX,BTIMR1_OUT
9	A8	I/O	PA8	XO,UART0_TX,PWM_CLK0,HALL1_IN,SARADC_CH10
10	A9	I/O	PA9	XI,UART0_RX,PWM_BRK0,PWM_CLK1,HALL_IN2,TIMR0_IN,TIMR0_OUT
11	B5	I/O	PB5	UART0_RX,SPI0_MISO,HALL_IN2,SARADC_CH7,OPA0_OUT,ACMP0_INP0
12	B3	I/O	PB3	SPI0_CLK,HALL_IN0,SARADC_CH9,ACMP0_INP2
13	B4	I/O	PB4	UART0_TX,SPI0_MOSI,HALL_IN1,SARADC_CH8,ACMP0_INP1
14	B6	I/O	PB6	SPI0_SSN,PWM0B,BTIMR0,TIMR0_IN,TIMR0_OUT,SARADC_CH6,OPA0_INP
15	B8	I/O	PB8	UART1_RX,BTIMR1_OUT,SARADC_CH4,OPA1_OUT
16	B9	I/O	PB9	BTIMR2_OUT,SARADC_CH1,OPA1_INP
17	A1	I/O	PA1	TIMR0_IN,TIMR0_OUT,SARADC_CH0,ADC_REFP,ACMP1_INP
18	A0	I/O	PA0	TIMR0_IN,TIMR0_OUT,OPA1_INN,ACMP1_INN
19	VIN	—	S	预驱模拟电源
20	VG	—	O	预驱外置 MOS 的栅极驱动脚；
21	VCC	—	S	预驱 12V LDO 输出脚，连接外置 NPN 或者 NMOS 的源端
22	GND	—	S	预驱芯片地引脚；
23	LDO5	—	S	预驱 5VLDO 输出电压脚，外接电容;
24	LO3	AO	LO3	低侧输出 3
25	LO2	AO	LO2	低侧输出 2
26	LO1	AO	LO1	低侧输出 1
27	VS3	S	VS3	高端悬浮地
28	HO3	AO	HO3	高侧输出 3

管脚号 DK6U7	管脚名称	类型	复位后默认功能	可复用功能/备注
29	VB3	S	VB3	高端悬浮电源
30	VS2	S	VS2	高端悬浮地
31	HO2	AO	HO2	高侧输出 2
32	VB2	S	VB2	高端悬浮电源

5.6 功能描述

管脚名称	描述 (x = 0, 1, 2, …; y = 0, 1, 2, …)
I2Cx_SCL	I2Cx 模块时钟引脚
I2Cx_SDA	I2Cx 模块数据引脚
SPIx_SSEL	SPIx 模块片选引脚
SPIx_SCLK	SPIx 模块时钟引脚
SPIx_MISO	SPIx 模块主机接收引脚
SPIx_MOSI	SPIx 模块主机发送引脚
UARTx_RX	UARTx 模块数据接收引脚
UARTx_TX	UARTx 模块数据发送引脚
UARTx_CTS	UARTx 模块发送允许引脚
UARTx_RTS	UARTx 模块接收请求引脚
USARTx_TX	USARTx 模块数据发送引脚
USARTx_RX	USARTx 模块数据接收引脚
QSPIx_MOSI	QSPIx 模块主机数据发送引脚
QSPIx_MISO	QSPIx 模块主机数据接收引脚
QSPIx_Dy	QSPIx 模块数据 y 引脚
QSPIx_SSEL	QSPIx 模块片选引脚
QSPIx_SCLK	QSPIx 模块时钟引脚
CANx_RX	CANx 模块接收引脚
CANx_TX	CANx 模块发送引脚
MPU_Dx	MPU 模块数据 x 引脚
MPU_CS	MPU 模块 CS 信号引脚
MPU_RS	MPU 模块 RS 信号引脚
MPU_WR	MPU 模块 WR 信号引脚
PWMxA	PWM 模块第 x 组 A 路输出引脚
PWMxB	PWM 模块第 x 组 B 路输出引脚
PWMxAN	PWM 模块第 x 组 A 路反向输出引脚
PWMxBN	PWM 模块第 x 组 B 路反向输出引脚

管脚名称	描述 (x = 0, 1, 2, …; y = 0, 1, 2, …)
PWM_CLKx	PWM 脉冲输入 x 引脚
PWM_BRKx	PWMx 模块的 BRAKE x 输出引脚
HALL_INx	霍尔模块输入引脚 x
QEI_A	正交编码器 A 相输入引脚
QEI_B	正交编码器 B 相输入引脚
QEI_Z	正交编码器索引输入引脚
QEI_DIR	正交编码器方向输入引脚
TIMRx_IN	TIMERx 模块输入捕获引脚
TIMRx_OUT	TIMERx 模块输出捕获引脚
BTIMRx_IN	BTIMERx 模块输入捕获引脚
BTIMRx_OUT	BTIMERx 模块输出捕获引脚
ADCx_CHy	ADCx 模块通道 y 输入引脚
ADCx_REFP	ADCx REFP 基准正向输入引脚
ISP	ISP 功能引脚
RSTn	芯片复位功能引脚，低电平复位
XLI	外部低频晶振输入引脚
XLO	外部低频晶振输出引脚
XI	外部高频晶振输入引脚
XO	外部高频晶振输出引脚
CAP	LDO 电容引脚
VSS	芯片电源地引脚
VDDIO	芯片 IO 电源引脚
VDD	芯片电源引脚
SWCLK	下载器 SWCLK 引脚
SWDIO	下载器 SWDIO 引脚
OPAx_OUT	OPA x 模块输出引脚
OPAx_VP	OPA x 模块 P 端输入引脚
OPAx_VN	OPA x 模块 N 端输入引脚
CMPx_VP	CMPx 模块 P 端输入引脚
CMPx_VPy	比较器(CMP) x 模块 P 端输入引脚 y (多 P 端输入通道比较器)
CMPx_VN	比较器(CMP) x 模块 N 端输入引脚

5.7 管脚功能复用

PORTA 管脚功能通过 PORTCON 模块的 PORTA_FUNC0 和 PORTA_FUNC1 寄存器对应位域配置。请使用驱动库提供的 PORT_Init 函数和功能宏定义配置管脚功能，提高代码可读性。

表 5-1 PORTA 复用功能表

管脚	功能 0	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8	功能 15	其他
A0	PA0	TIMR0_IN	TIMR0_OUT							OPA1_INN/ACMP1_INN	
A1	PA1	TIMR0_IN	TIMR0_OUT							SARADC_CH0/ADC_REFP/ACMP1_INP	
A2	PA2	UART0_TX	PWM0AN	PWM1BN	PWM0A						
A3	PA3	UART0_RX	PWM1BN	PWM1B							
A4	PA4	SPI0_CLK	PWM1AN	PWM0AN	PWM1A						
A5	PA5	SPI0_MOSI	PWM0A	PWM1AN	PWM0AN						
A6	PA6	UART1_TX	SPI0_MISO	PWM1B	PWM1AN	PWM1BN					
A7	PA7	UART1_RX	SPI0_SSN	PWM1A	PWM0AN	PWM1AN					
A8	PA8	UART0_TX	PWM_CLK0	HALL1_IN						SARADC_CH10	XO
A9	PA9	UART0_RX	PWM_BRK0	PWM_CLK1	HALL_IN2	TIMR0_IN	TIMR0_OUT				XI
A10	PA10										RSTn

PORTB 管脚功能通过 PORTCON 模块的 PORTB_FUNC0 和 PORTB_FUNC1 寄存器对应位域配置。请使用驱动库提供的 PORT_Init 函数和功能宏定义配置管脚功能，提高代码可读性。

表 5-2 PORTB 复用功能表

管脚	功能 0	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8	功能 15	其他
B0	PB0	SWCLK	UART1_TX	HALL_IN0	BTIMR0_OUT	TIMR0_IN	TIMR0_OUT			SARADC_CH11	
B1	PB1	SWDIO	UART1_RX	BTIMR1_OUT							
B2	PB2	PWM_BRK1	BTIMR2_OUT								
B3	PB3	SPI0_CLK	HALL_IN0							SARADC_CH9/ ACMP0_INP2	
B4	PB4	UART0_TX	SPI0_MOSI	HALL_IN1						SARADC_CH8/ ACMP0_INP1	
B5	PB5	UART0_RX	SPI0_MISO	HALL_IN2						SARADC_CH7/ OPA0_OUT/ACMP0_INP0	
B6	PB6	SPI0_SSN	PWM0B	BTIMR0	TIMR0_IN	TIMR0_OUT				SARADC_CH6/ OPA0_INP	
B7	PB7	UART1_TX	PWM0BN							SARADC_CH5/ OPA0_INN/ACMP0_INN	
B8	PB8	UART1_RX	BTIMR1_OUT							SARADC_CH4/ OPA1_OUT	
B9	PB9	BTIMR2_OUT								SARADC_CH1/ OPA1_INP	
B10	PB10									SARADC_CH13	ISP

6. 功能概述

6.1 存储器映射

SWM231 控制器为 32 位通用控制器，提供了 4G 字节寻址空间，如下表所示。数据格式仅支持小端格式（Little-Endian），各模块具体寄存器排布及操作说明在后章节有详细描述。

表格 6-1 存储器映射

起始	结束	模块
0x01000000	0x00007FFF	FLASH
0x20000000	0x20000FFF	RAM
0x40000000	0x400007FF	SYSCON
0x40000800	0x40000FFF	DMA
0x40001000	0x400017FF	INTCTRL
0x40003000	0x40001FFF	DIVIDER
0x40002000	0x400027FF	GPIOA
0x40002800	0x40002FFF	GPIOB
0x40040000	0x400407FF	UART0
0x40040800	0x40040FFF	UART1
0x40041000	0x400417FF	SPI
0x40041800	0x40041FFF	PWM
0x40042000	0x400427FF	TIMER
0x40042800	0x40042FFF	BTIMER
0x40043000	0x400437FF	FOC
0x40043800	0x40043FFF	SARADC
0x40044000	0x400447FF	FLASHC
0x40044800	0x40044FFF	ANACON
0x40045000	0x400457FF	PORTCON
0x40045800	0x40045FFF	WDT

6.2 中断控制器（NVIC)

Cortex-M0 提供了“嵌套向量中断控制器（NVIC）”用以管理中断事件。

中断优先级分为 4 级，可通过中断优先级配置寄存器（IRQn）进行配置。中断发生时，内核比较中断优先级，并自动获取入口地址，并保护环境，将指定寄存器中数据入栈，无需软件参与。中

断服务程序结束后，由硬件完成出栈工作。同时支持“尾链”模式及“迟至”模式，有效的优化了中断发生及背对背中断的执行效率，提高了中断的实时性。

更多细节请参阅“Cortex®-M0 技术参考手册”及“ARM® CoreSight 技术参考手册”。

6.3 系统管理 (SYSCON)

系统管理为整个芯片提供时钟源，包括系统时钟切换、外设时钟门控、工作模式选择、数据备份以及版本控制等功能。还可通过单独时钟的开或关，时钟源选择来进行功耗控制。

模块特性:

- 时钟控制
- 深睡眠、浅睡眠模式
- 端口唤醒设置
- 低电压复位 LVR
- 可编程电压检测 PVD
- 复位控制及状态
- UID

6.4 端口控制 (PORTCON)

端口控制模块主要包括管脚输入使能，管脚功能配置，I/O 上拉、推挽、开漏配置。

模块特性：

- 配置 I/O 引脚为特定功能
- 支持上拉/推挽/开漏功能
- 配置管脚输入使能

6.5 通用 I/O (GPIO)

通用输入输出模块主要功能包括数据控制、中断控制功能。

模块特性：

- 最高 22 个独立 IO
- 每个 IO 均支持位带功能
- 每个 IO 均可触发中断。
- 中断触发条件可配置，支持电平触发/边沿触发。
- 电平触发支持高电平/低电平

- 边沿触发中断可配置为上升沿/下降沿/双边沿触发。
- 每个 IO 均支持上拉/推挽/开漏功能。

6.6 加强型定时器（TIMER)

每个 TIMER 模块均具备定时器功能（使用片内时钟作为计数基准）和计数器功能（使用片外时钟作为计数基准）、输出比较及输入捕获功能。

模块特性：

- 1 路 32 位通用定时器
  - 24 位计数器
  - 8 位预分频
- 可单独配置计时触发条件为内部时钟或者外部输入
- 支持脉冲捕获及宽度测量，检测脉冲极性可配
- 支持脉冲发送功能，可作为 PWM 使用
- 输出可作为外部触发事件信号
- 定时器溢出脉冲输出，可用于触发 ADC

6.7 基础定时器（BTIMER)

每个 BTIMER 模块均具备定时器功能，并具备一个 8 位分频器，每个定时器具备独立中断源。

模块特性：

- 3 路 24 位通用定时器
- 每路均具备独立 8 位预分频
- 独立中断源
- PWM 输出功能
- BTIMER0 支持 HALL 功能，可采集霍尔传感器

6.8 看门狗定时器（WDT)

看门狗定时器（WDT）主要用于控制程序流程正确，在程序流长时间未按既定流程执行指定程序的情况下产生中断或复位芯片。

模块特性：

- 产生计数器溢出复位信号，复位信号使能可配
- 具有 16 位计数位宽，可配置灵活、宽范围的溢出周期

- 具有中断功能

6.9 脉冲宽度调制发生器（PWM）

PWM 模块用于实现芯片输出特定的方波，控制外部元器件，如步进电机等。计数器可以通过 APB 总线读写寄存器、和外部硬件同时控制，实现计数过程的控制。同时，CPU 和外部硬件也可以共同实现对输出 PWM 信号的控制。

PWM 模块提供了 2 组（PWM0、PMW1）、8 路（PWM0A、PWM0B、PWM0AN、PWM0BN、PWM1A、PWM1B、PWM1AN、PWM1BN）独立通道，支持边沿模式、中心对称模式。

中心对称模式下，输出是互补输出。如 PWM0A 驱动 PWM0A 和 PWM0AN 两个输出信号，两个信号周期相等、电平值相反，且可设置死区。

模块特性：

- 2 组 16 位宽 PWM 控制，每组 PWM 支持 4 路 PWM 输出（A/AN/B/BN 路），最多可产生 8 路 PWM 信号
- 支持 10 位预分频计数器，一个位宽为 10 位的预分频计数器
- 每组 PWM 支持 4 个翻转点（非对称中心对齐模式下，每路输出支持 2 个翻转点，其他情况下每路支持 1 个翻转点）
- 支持 CPU 和外部信号两个控制源，同时控制计数器的启动、停止、输出 MASK、配置更新四种操作，同时外部信号还可以控制计数器的暂停操作
- 提供新周期开始中断，高电平结束中断、刹车中断以及中心对称模式下的半周期中断
- 最多支持 7 路外部信号控制源和 3 路外部 HALT 信号，支持对低 4 路外部信号和 3 路外部 HALT 信号进行滤波功能，支持不滤波、过滤 4/8/16pclk 宽度四种配置
- 支持 PWM 计数周期、翻转周期、死区值、trigger 值的动态配置，先发起更新请求，并在周期溢出时完成更新
- 支持输出两种类型的触发信号，计数器比较匹配触发和计数器溢出触发
- 可选择初始输出电平选择
- PWM 输出的固定值可配
- PWM 空闲状态下的输出可配
- 支持刹车功能
- 支持硬件自动触发 ADC 采样

6.10 UART 接口控制器（UART）

UART 模块支持波特率配置，最高速度可达到模块时钟 16 分频。具备深度为 8 的 FIFO，同时提供了多种中断供选择。

模块特性：

- 支持标准的 UART 协议
- 支持全双工模式
- 支持波特率可配置
- 支持 8 位/9 位数据格式选择
- 可配置的奇偶校验位
- 支持 1 位/2 位停止位选择
- 支持波特率自动调整
- 深度为 8 字节的发送和接收 FIFO
- 支持 break 操作自动检测
- 支持接收超时中断
- 支持发送/接收数据 LSB/MSB 选择
- 支持发送/接收数据电平反向

6.11 SPI 总线控制器（SPI)

SPI 是一种用于全双工模式的串行同步数据通讯协议。该模块为支持 SPI 通讯协议的接口控制模块，它支持主/从工作模式，并可通过 4 线实现设备的通讯。

SPI 模块支持 SPI 模式及 SSI 模式。SPI 模式下支持 MASTER 模式及 SLAVE 模式。具备深度为 8 的 FIFO，速率及帧宽度可灵活配置。除了支持 SPI 协议外，还可支持 SSI 协议，并支持 SPIFLASH 的 4 线快速读操作。

模块特性：

- 支持主机模式和从机模式
- 支持 SPI 和 SSI 两种帧结构
- 内置深度为 8 的 FIFO，作为接收和发送数据的缓存
- 数据位数 4~16bit 可配置
- 可编程时钟极性和相位
- 支持 LSB 和 MSB 可配置

6.12 直接内存存取控制器（DMA)

DMA 模块支持特定外设（UART，USART，SPI，QSPI，SARADC，MPU）和存储器（SRAM）之间或总线地址和存储器（SRAM）之间的高速数据传输，无需 CPU 干涉，数据可以快速的通过 DMA 传

输，从而节省了 CPU 的资源来做其他操作。

模块特性：

- 2 个独立的可配置的通道。
- 每个通道都直接连接专用的硬件 DMA 请求，每个通道都同样支持软件触发。这些功能通过软件来配置。
- 多个请求间的优先权可以通过软件编程设置，优先权设置相等时由硬件决定(请求 0 优先于请求 1，依此类推）。
- 支持传输宽度(字节、半字、全字)可配置。源和目标地址必须按数据传输宽度对齐。
- 支持循环的缓冲器管理
- 支持步进（TIMER 触发）传输
- 每个通道都有 3 个事件标志(DMA 自定义数目传输完成、 DMA 传输完成和 DMA 传输出错)，这 3 个事件标志逻辑或成为一个单独的中断请求。
- 支持存储器和存储器间的传输
- 支持外设和存储器、存储器和外设之间的传输
- 可编程的数据传输数目：最大为 65535

6.13 除法器（DIV)

在需要高精度计算的应用，硬件除法器能加快除法运算，提高系统效率。

模块特性：

- 支持 32 位整数除法运算及求余运算
- 支持 32 位开方运算，支持小数位
- 除法单次运算耗时 8 个时钟，不包括读写寄存器时间
- 开方单次运算耗时 16/32 个时钟，不包括读写寄存器时间
- 开方可选择两种模式
- 只取整数（16 位）
- 包含小数（16+16 位）
- 运算启动自动清除运算使能查询
- 提供运算进行标志和完成标志
- 支持有符号数和无符号数运算

6.14 磁场定向控制(FOC)

FOC 模块包含坐标转换模块，SVPWM 算法和 PID 控制器。

模块特性：

- 坐标转换模块: CLARKE, PARK，iPARK
- SVPWM 算法支持 5 段式和 7 段式驱动
- PID 控制器支持速度-电流双闭环控制
- 参数范围可调

6.15 FLASH 控制器与 ISP 操作

内置 FLASH 可以通过调用 IAP 函数或寄存器读写的方式进行 FLASH 操作。

模块特性：

- 支持 ISP（在系统编程）更新用户程序
- 支持 FLASH 编程
- 支持 BOOT 自定义
- 支持加密

6.16 模拟数字转换器 (ADC)

本系列芯片内置 1 个 12 位高精度 SAR ADC，采样率高达 2MSPS，每个 ADC 支持 15 通道

模块特性：

- 支持单次模式和连续模式
- 灵活的转换启动方式，支持软件、PWM、TIMER 启动
- 每个通道都有自己独立的转换结果数据寄存器和转换完成、数据溢出状态寄存器
- 支持 DMA 传输
- 内嵌 1 路温度传感器 (TEMPSENSE)

6.17 可编程增益运放(PGA)

本系列芯片内置 3 路可编程增益运放，可配置为运放模式。

模块特性：

- PGA 模式支持 1/5/10/20 倍放大

- 输出电阻模式
- 输出可直接或通过 buffer 进入 ADC 通道
- 三个 PGA 共用一个内置输出偏置：1.2，1.5，2.25V，(VREF_ADC/2)

6.18 比较器 (CMP)

本系列芯片内置 2 个模拟比较器。电气特性一样，输入和输出可灵活配置，很好覆盖电机驱动应用需求。

模块特性：

- 迟滞设置：1mV，10mV，20mV，或 50mV
- 内置 1 路 8 位 DAC，负端可直接使用 DAC 参考输出
- 内置 DAC 参考电压可配置：1.2V,3.6V 或 VDD
- 输出作为 PWM 刹车输入使能
- 比较器翻转中断
- 输出数字滤波

CMP0 特性：

- 正端输入可选择 3 个外部输入中的一个，PGA0 正端输入信号，或 PGA1 负端输入信号
- 支持将 3 个外部输入通过电阻中心点连接至负端
- 负端可以选择接 DAC 输出，或外部输入

CMP1 特性：

- 正端支持选择外部输入，PGA1 正端信号输入，PGAxOUT 输入，或 PGA1 负端输入信号
- PGAxOUT 输入可以选择 100Ω/1kΩ/10K 电阻进行滤波
- 负端可以选择接 DAC 输出，或外部输入

7. 3P3N 预驱

7.1 概述

此模块是一款高压、高速功率 PN 型 MOSFET 驱动器，具有三个独立的高端和低端参考输出通道，适用于三相应用。

7.2 特性

- 三相 P/N MOS 管栅极驱动
- 电源电压输入范围：6V-36V
- 适应 3V-30V 输入电压
- 5V/50mA 输出 LDO
- 具有 VCC 欠压保护
- 内建死驱控制电路
- LIN1/2/3 输入通道高电平有效，控制 LO 输出
- HIN1/2/3 输入通道高电平有效，控制 HO 输出

7.3 模块结构框图

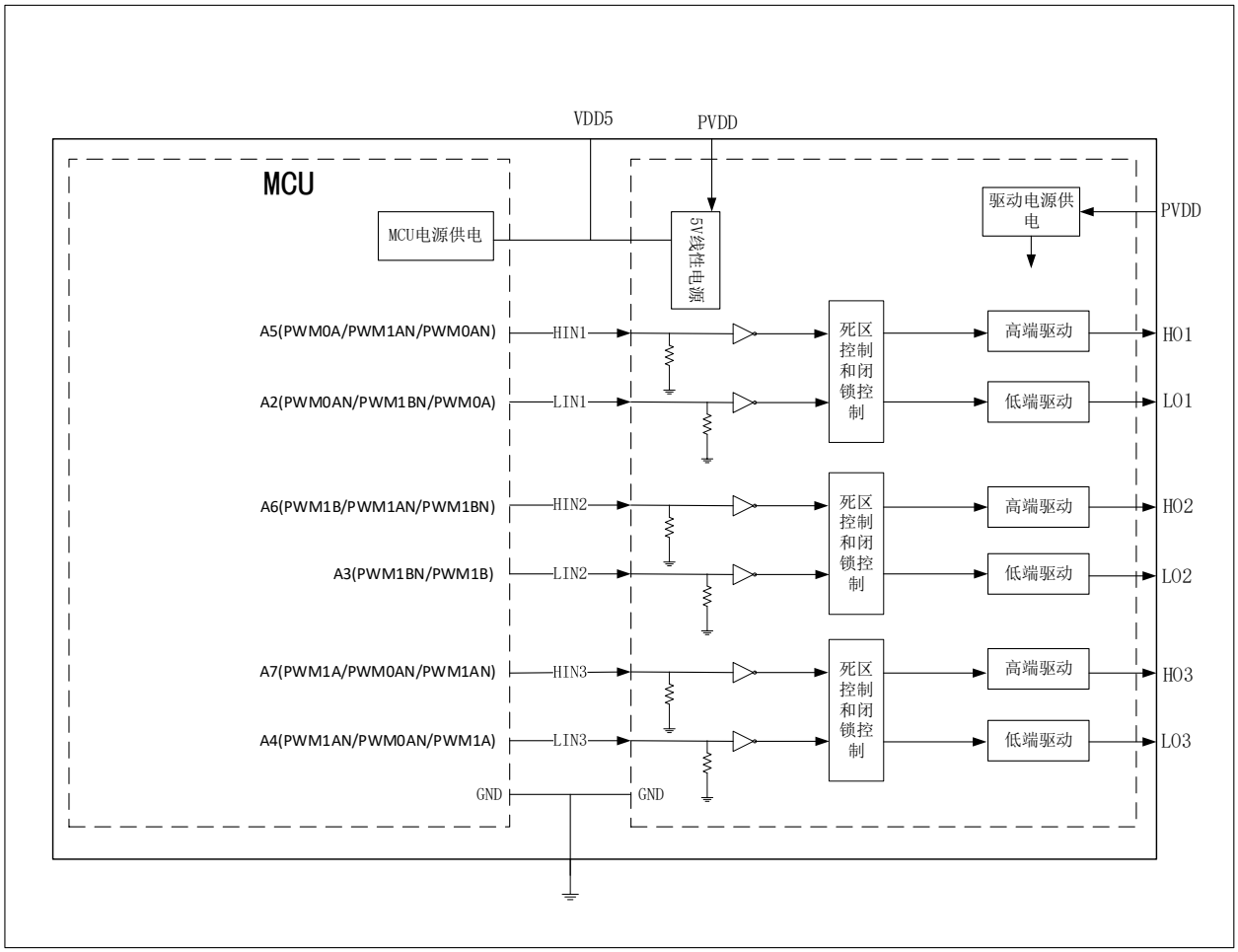


图 7-1 预驱电路结构框图

7.4 功能描述

7.4.1 引脚对应

表格 7-1 SWM23PQ6M7 预驱引脚与芯片内部对应关系

预驱引脚	内部连接管脚	对应 PWM
HI3	A7	PWM1A/PWM0AN/PWM1AN
HI2	A6	PWM1B/PWM1AN/PWM1BN
HI1	A5	PWM0A/PWM1AN/PWM0AN
LI3	A4	PWM1AN/PWM0AN/PWM1A
LI2	A3	PWM1BN/PWM1B
LI1	A2	PWM0AN/PWM1BN/PWM0A

注：表格内容为芯片内部连接对应关系

表格 7-2 SWM23PE6S7 预驱引脚与芯片内部对应关系

预驱引脚	内部连接管脚	对应 PWM
HI3	A2	PWM0AN/PWM1BN/PWM0A
HI2	A3	PWM1BN/PWM1B
HI1	A4	PWM1AN/PWM0AN/PWM1A
LI3	A5	PWM0A/PWM1AN/PWM0AN
LI2	A6	PWM1B/PWM1AN/PWM1BN
LI1	A7	PWM1A/PWM0AN/PWM1AN

注：表格内容为芯片内部连接对应关系

表格 7-3 OPA 输出引脚与 ADC 对应关系

引脚标号	OPA 输出引脚	对应 ADC 通道
B5	OPA0_OUT	ADC0_CH2
B8	OPA1_OUT	ADC0_CH3
B8	OPA1_OUT	ADC0_CH12

7.4.2 操作说明

如需使用 PWM 驱动 HINx/LINx，建议按照如下顺序配置

- 查看预驱引脚与芯片内部对应关系，如表格 7-1/表格 7-2 所示
- 通过 PORT_SEL 寄存器将引脚切换为指定 PWM 功能
- 配置 PWM，详情请查看 PWM 章节

- PWM 使能

7.4.3 参考应用电路

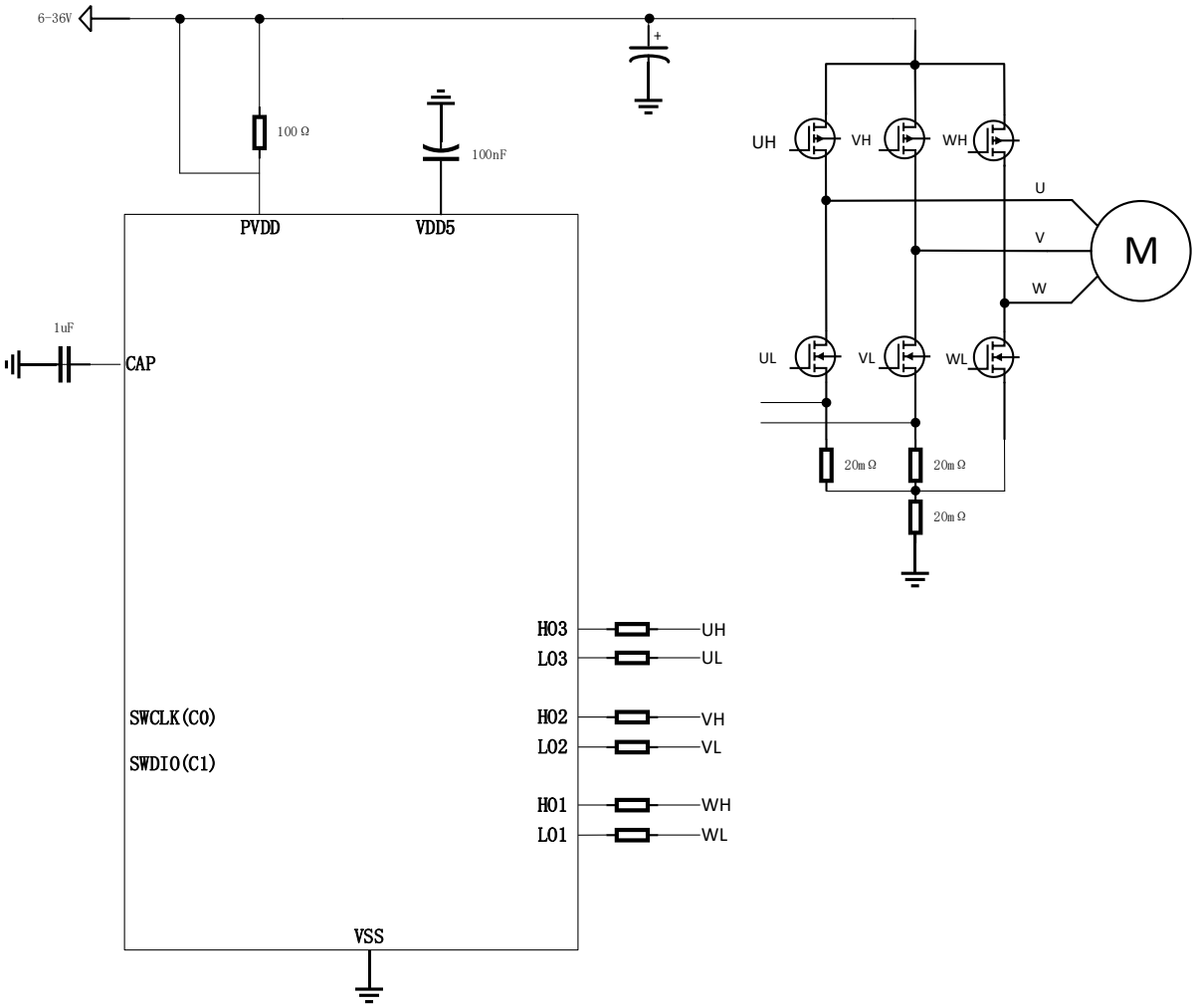


图 7-2 参考应用电路

8. 6N 预驱（SWM23DK6U7)

8.1 概述

集成了三个独立的半桥栅极驱动集成电路芯片，专为高压、高速驱动 MOSFET 设计，悬浮绝对电压高达+70V。

8.2 特性

- 高端悬浮自举电源设计，耐压可达 70V
- 集成三路独立半桥驱动
- 带一个 LDO，输出 5V
- 带一个 LDO，输出 12V
- 最高频率支持 500KHZ
- 低端 VCC 电压范围 4.5V-20V
- 输出电流能力 IO +1.5A/-1.8A
- VCC 和 VB 带欠压保护
- 内建死区控制电路
- 自带闭锁功能，彻底杜绝上、下管输出同时导通
- HIN 输入通道高电平有效，控制高端 HO 输出
- LIN 输入通道高电平有效，控制低端 LO 输出

8.3 模块结构框图

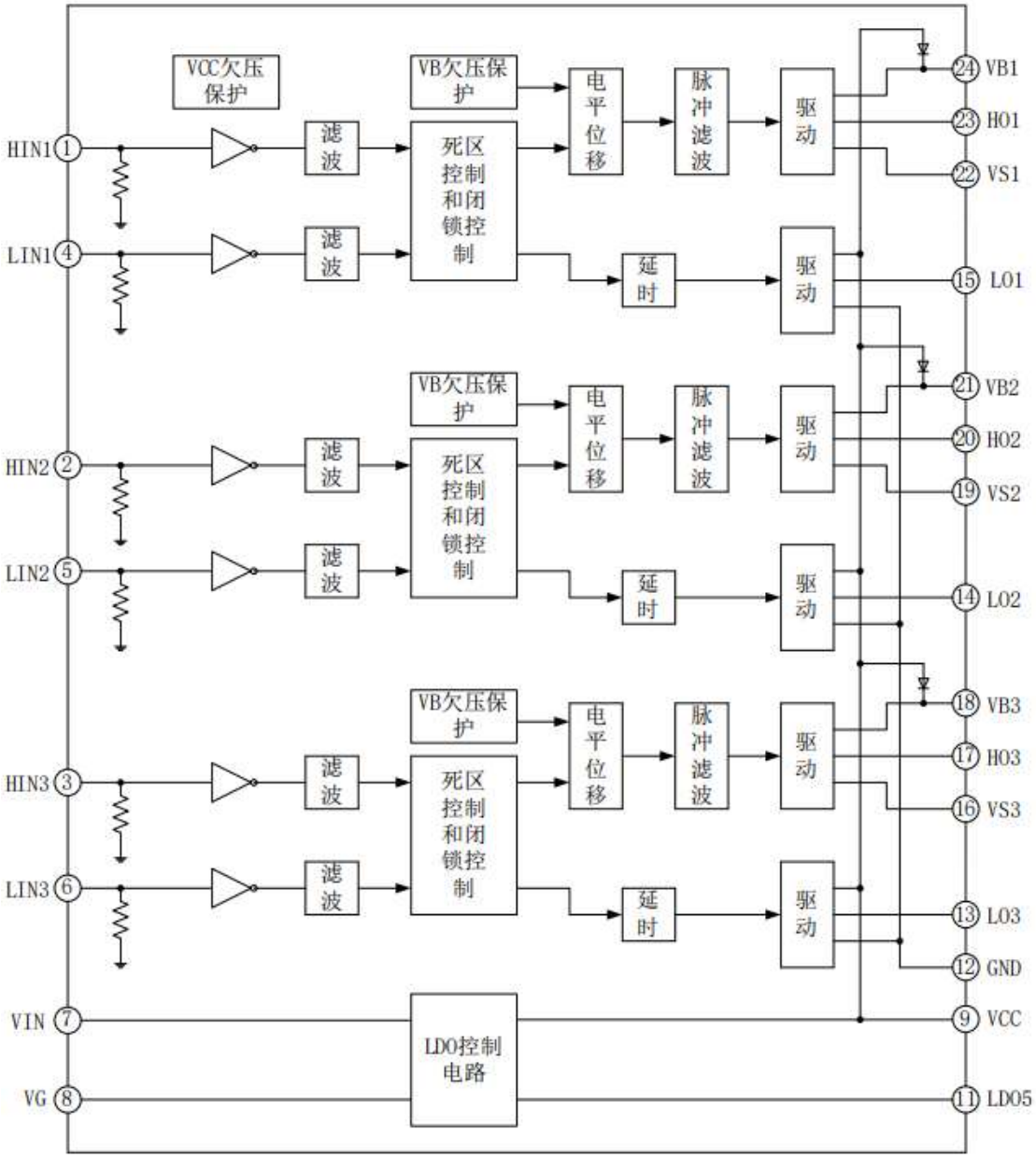


图 8-1 SWM23DK6U7 预驱模块结构框图

8.4 功能描述

8.4.1 引脚对应

表 8-1 预驱引脚与芯片内部对应关系

预驱引脚	内部连接管脚	对应 PWM
HIN1	A7	PWM1A/PWM0AN/PWM1AN

LIN1	A4	PWM1AN/PWM0AN/PWM1A
HIN2	A6	PWM1B/PWM1AN/PWM1BN
LIN2	A3	PWM1BN/PWM1B
HIN3	A5	PWM0A/PWM1AN/PWM0AN
LIN3	A2	PWM0AN/PWM1BN/PWM0A

注：表格内容为芯片内部连接对应关系

表 8-2 OPA 输出引脚与 ADC 对应关系

OPA 输出引脚	对应 ADC 通道
OPA0_OUT	ADC0_CH2
OPA1_OUT	ADC0_CH3
OPA1_OUT	ADC0_CH12

8.4.2 操作说明

如需使用 PWM 驱动 HINx/LINx，建议按照如下顺序配置

- 查看预驱引脚与芯片内部对应关系，如表 8-1 所示
- 通过 PORT_SEL 寄存器将引脚切换为指定 PWM 功能
- 配置 PWM，详情请查看 PWM 章节
- PWM 使能

8.4.3 参考应用电路

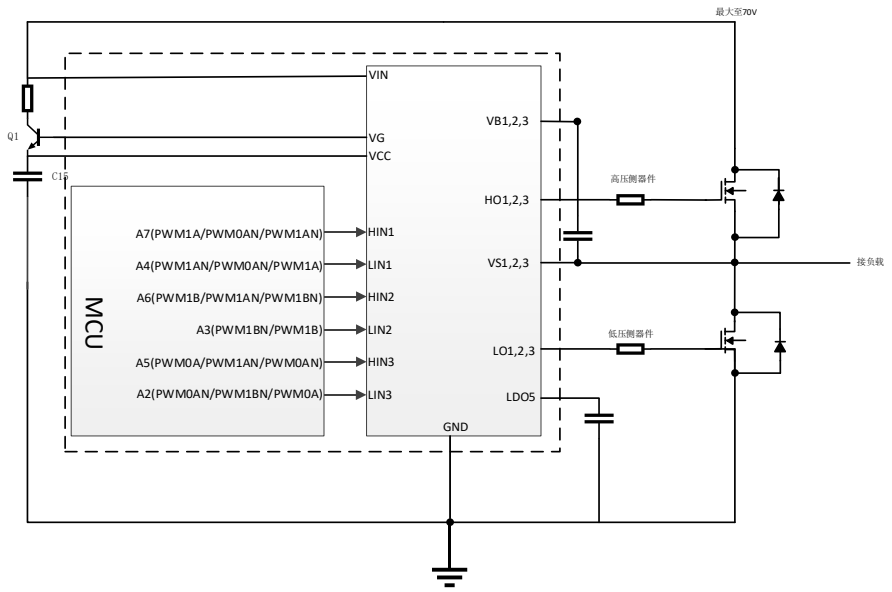
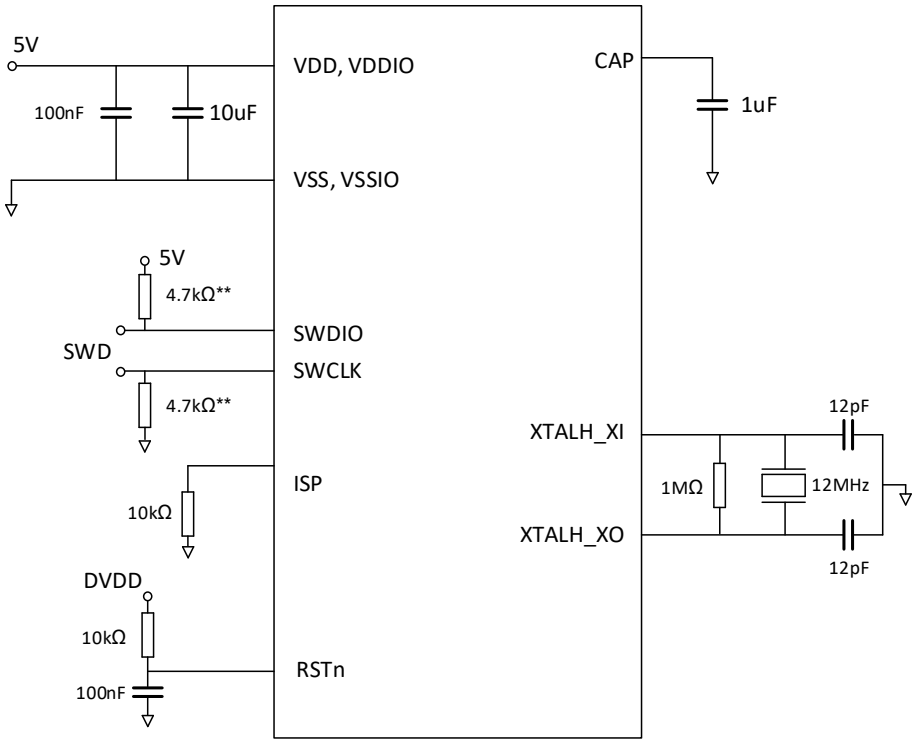


图 8-2 参考应用电路图

9. 典型应用电路



** SWCLK, SWDIO 电阻根据烧录器和调试器自带的上下拉电阻适配

图 9-1 典型应用电路图

10. 电气特性

本章提供了本系列芯片电气参数，包括额定值，DC 参数及 AC 参数。

10.1 绝对最大额定值

注意：绝对最大额定值是可能给器件带来物理性损伤或者影响稳定性的额定值，必须在不超过额定值的情况下使用此器件。

表格 9-1 绝对最大额定值

符号	参数	最小值	最大值	单位
V_{DD} - V_{ss}	外供主电源电压	-0.3	5.8	V
V_{DDA}- V_{ss}	外供模拟电源电压	-0.3	5.8	V
V_{IN}	I/O 输入电压	V_{ss} - 0.3	V_{DD} + 0.3	V
$\|\Delta V_{DDX}\|$	不同供电引脚之间的电压差	-	50	mV
$\|\Delta V_{SSX}\|$	不同接地引脚之间的电压差	-	50	mV
T_A	工作温度	-40	105	℃
T_S	贮存温度	-50	150	℃
T_J	结温	-40	125	℃
I_{OL}	任意 I/O 最大输入电流	-	30	mA
I_{OH}	任意 I/O 最大输出电流	-	30	mA
ΣI_{OL}	所有 I/O 输入电流和	-	150	mA
ΣI_{OH}	所有 I/O 输出电流和	-	150	mA
I_{INJ}	任意 I/O 注入电流	-10	10	mA
ΣI_{INJ}	所有 I/O 总注入电流	-50	50	mA

1. 所有的电源(V_{DD}，V_{DDA})和地(V_{SS}，V_{SSA})引脚必须一直接在外接电源上，并保持在许可范围
2. I_{INJ} 绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 I_{INJ} 不超过其最大值。当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流。
3. 反向注入电流会干扰器件的模拟性能。
4. 当几个 I/O 口同时有注入电流时，ΣI_{INJ} 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

10.2 直流电气特性

表格 9-2 直流电气特性(V_{DD} = 2.2V ~ 5.5V, V_{SS} = 0V, T_A =25℃)

参数	最小值	典型值	最大值	单位	符号	测试条件
工作电压	2.2	5.0	5.5	V	V_{DD}	-
模拟工作电压(未使用 ADC 和 DAC)	2.2	-	V_{DD}	V	V_{DDA}	-
模拟工作电压(使用 ADC 或 DAC)	2.5	-	V_{DD}			
模拟参考电压	-	V_{DDA}	-	V	V_{REF}	-
普通工作模式下电流	-	10	-	mA	I_{DD1}	F_{sys} = 60MHz, V_{DD} = 5V, 所有引脚无负载，输入不使能，外设时钟关闭
	-	1.5	-	mA	I_{DD2}	F_{sys} = HRC/8MHz，V_{DD} = 5V，所有引脚无负载，输入不使能，外设时钟关闭
普通工作模式下电流（32KHz）	-	210	-	uA	I_{DD3}	F_{sys} = 32kHz LRC, V_{DD} = 5V，所有引脚无负载，输入不使能，外设时钟关闭，内部高频振荡器关闭
Deep sleep	-	10	-	uA	I_{DD7}	V_{DD} = 3.3V
I/O 输入低电压	-	-	0.3 x V_{DD}	V	V_{IL}	V_{DD} = 5.0V
	-	-	0.8			V_{DD} = 3.3V
	-	-	0.2 x V_{DD}			V_{DD} = 1.8V
I/O 输入高电压	0.7 x V_{DD}	-	-	V	V_{IH}	V_{DD} = 5.0V
	2.0	-	-			V_{DD}= 3.3V
	0.8 x V_{DD}	-	-			V_{DD} = 1.8V
I/O 输入低电流	-1	-	-	uA	I_{IL}	-
I/O 输入高电流	-	-	+1	uA	I_{IH}	-
I/O 输出低电压	-	-	0.5	V	V_{OL}	V_{DD} = 5.0V， I_{OL} = 16mA
	-	-	0.4			V_{DD} = 3.3V， I_{OL} = 8mA
	-	-	0.45	V		V_{DD} = 1.8V， I_{OH} = 4mA
I/O 输出高电压	V_{DD} - 0.8	-	-	V	V_{OH}	V_{DD} = 5.0V， I_{OH} = 16mA
	2.4	-	-	V		V_{DD} = 3.3V， I_{OH} = 8mA
	V_{DD}-0.45	-	-	V		V_{DD} = 1.8V， I_{OH} = 4mA
I/O 内置上拉电阻	20	-	100	kΩ	R_{PU}	V_{IN} = V_{SS}
I/O 内置下拉电阻	20	-	100	kΩ	R_{PD}	-

I/O 输入电容	-	10	-	pF	C_{IN}	-

10.3 交流电气特性

10.3.1 60MHz 内部高频 RC 振荡器

表格 9-3 内部高频 RC 振荡器特性

参数	最小值	典型值	最大值	单位	条件
电压	2.2	5.0	5.5	V	—
中心频率	-	60	-	MHz	—
内部震荡矫正	-1	-	1	%	T_A = 25℃ V_{DD} = 5.0V
	-2	-	2	%	T_A = -40℃~105℃, V_{DD} = 2.2V~5.5V
启动时间	1	-	2	us	
功耗		80	100	uA	

10.3.2 32kHz 内部低频 RC 振荡器

表格 9-4 内部低频 RC 振荡器特性

参数	最小值	典型值	最大值	单位	条件
电压	2.2	5.0	5.5	V	—
中心频率	—	32	—	kHz	—
频率误差	-20	—	20	%	T_A = -40℃~105℃, V_{DD} = 2.2V~5.5V
启动时间	-	-	100	us	
功耗	-	-	3	uA	

10.3.3 外部晶体振荡器

表格 9-5 外部晶体振荡器

参数	最小值	典型值	最大值	单位	测试条件
工作电压	2.2	-	5.5	V	-
温度	-40	-	105	℃	-
工作电流	-	-	0.7	mA	12MHz, VDD = 5.0V
稳定时间	-	-	2	ms	12MHz, VDD = 5.0V
时钟频率	8	-	24	MHz	-
外部反馈电阻	1	-	10	MΩ	-
负载电容 C_{L1}	10	-	30	pF	-
负载电容 C_{L2}	10	-	30	pF	-

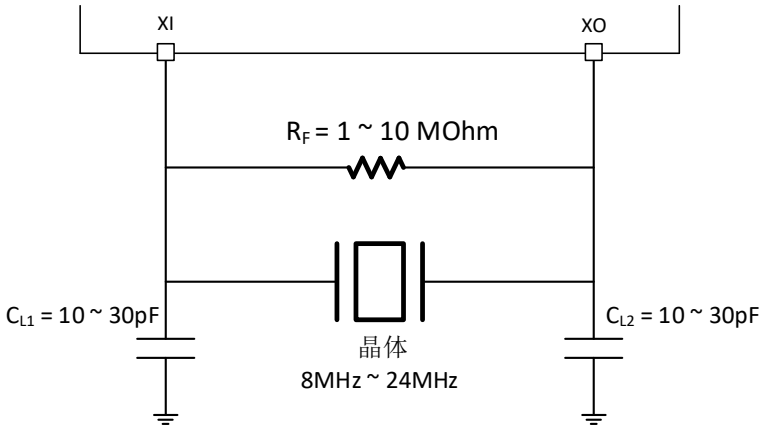


图 9-1 外部晶体振荡器典型电路

10.4 模拟器件特性

10.4.1 上电和掉电工作条件

表格 10-6 上电和掉电工作条件

参数	最小值	最大值	符号	单位
VDD 上升率	0	∞	t_{VDD}	us/V
VDD 下降率	20	∞		

10.4.2 电压检测(PVD)和低压复位(LVR)特性

表格 10-7 电压检测和欠压复位特性

参数	符号	最小值	典型值	最大值	单位	测试条件
复位电压阈值	V_{POR}	-	1.9	-	V	上升沿
	V_{PDR}	-	1.7	-	V	下降沿
电压检测阈值	V_{PVD_VTH}	-	2.1	-	V	PVD_VTH = 000 (上升沿)
		-	2.0	-	V	PVD_VTH = 000 (下降沿)
		-	2.4	-	V	PVD_VTH = 001 (上升沿)
		-	2.3	-	V	PVD_VTH = 001 (下降沿)
		-	2.8	-	V	PVD_VTH = 010 (上升沿)
		-	2.7	-	V	PVD_VTH = 010 (下降沿)
		-	3.1	-	V	PVD_VTH = 011 (上升沿)
		-	3.0	-	V	PVD_VTH = 011 (下降沿)
		-	3.8	-	V	PVD_VTH = 100 (上升沿)
		-	3.7	-	V	PVD_VTH = 100 (下升沿)
		-	4.1	-	V	PVD_VTH = 101 (上升沿)
		-	4.0	-	V	PVD_VTH = 101 (下升沿)
		-	4.4	-	V	PVD_VTH = 111 (上升沿)
		-	4.3	-	V	PVD_VTH = 111 (下升沿)
PVD 迟滞	V_{PVD_HYS}	-	100	-	mV	
低压复位阈值	V_{LVR_VTH}	-	1.9	-	V	LVR_VTH = 00 (上升沿)
		-	1.8	-	V	LVR_VTH = 00 (下降沿)
		-	2.1	-	V	LVR_VTH = 01 (上升沿)
		-	2.0	-	V	LVR_VTH = 01 (下降沿)
		-	2.6	-	V	LVR_VTH = 10 (上升沿)
		-	2.5	-	V	LVR_VTH = 10 (下降沿)
		-	3.6	-	V	LVR_VTH = 11 (上升沿)
		-	3.5	-	V	LVR_VTH = 11 (下降沿)
LVR 迟滞	V_{LVR_HYS}	-	100	-	mV	

复位持续时间	T_{LVR_TEMP}		5	-	ms	数字延时

10.4.3 内置电压基准源（VREF）

参数	最小值	典型值	最大值	单位	测试条件
内置电压基准源	2.376	2.4	2.424	V	VREF_SEL = 00
	3.564	3.6	3.636	V	VREF_SEL = 01
	4.455	4.5	4.545	V	VREF_SEL = 10
	-	V_{DDA}	-	V	VREF_SEL = 11

1. VREFP 引脚接 1uF 陶瓷电容。

10.4.4 12 位 ADC 特性

表格 10-8 ADC 特性

参数	最小值	典型值	最大值	符号	单位	测试条件
工作电压	2.4	-	5.5	V_{DDA}	V	16MHz
	1.8	-	2.4			8MHz
分辨率	-	-	12		bit	
工作电流	-	1.4	-	I_{DDA}	mA	
非线性差分误差	-1.5	1	1.5	DNL	LSB	
非线性积分误差	-3	±2	3	INL	LSB	
偏移误差	-3	±1.5	3	EO	LSB	
增益误差	-3	±1.5	3	EG	LSB	
综合误差	-5	±3.5	5	ET	LSB	
采样速率	0.05	-	1	F_S	MHz	
工作时钟频率	-	-	32	F_{CLK}	MHz	
采样延时	-	-	$4/F_{CLK}$	T_S	s	
转换时间	-	-	$12/F_{CLK}$	T_C	s	
使能到第一次转换时间	-	-	$32/F_{CLK}$	-	s	
参考电压	2.5	-	V_{DDA}	V_{REFP}	V	
采样电容值	-	13	15	C_{IN}	pF	
采样开关电阻	-	1.5	-	R_{IN}	kΩ	

10.4.5 温度传感器特性

参数	最小值	典型值	最大值	符号	单位
Vsense 随温度线性度(1)	-	±5	-	T_L(1)	℃

平均斜率	-	-1.5	-	Avg_Slop(1)	mV/℃
25℃时电压(±5℃)(1)	0.738	0.75	0.762	V_{25}(1)	V
启动时间	-	2	-	t_{START}(1)	us
ADC 采样时间	4	-	-	T_{S_temp}(1)	us

1. 基于有限数量测试，由设计保证，未经生产测试。
2. 生产测试基于常温环境。

10.4.6 RSTn 引脚特性

参数	最小值	典型值	最大值	符号	单位
RSTn 输入低电平电压(1)	-	$0.4V_{DD}$	-	$VIL_{(RSTn)}$	V
RSTn 输入高电平电压(1)	-	$0.7V_{DD}$	-	$VIH_{(RSTn)}$	V
RSTn 施密特触发器迟滞电压(1)	-	1.2	-	$V_{hys(RSTn)}$	V
弱上拉等效电阻(1, 2)	-	60	-	R_{pu}	kΩ
要求的最短复位脉冲宽度(1)	-	600	-	$VF_{(RSTn)}$	ns

1. 无特别声明的情况下，上表给出的数据基于常温常压测试环境得出。
2. RSTn 引脚内部连接了一个永久性的 R_{pu} 上拉电阻。

10.4.7 可编程增益运放特性(PGA)

表格 10-9 可编程增益运放特性

参数	最小值	典型值	最大值	单位	测试条件
工作电压	2.5	-	5.5	V	
共模输入电压	0	-	V_{DDA}	V	
输入失调电压	-	5	10	mV	Buffer On, V_{CM} = 0.1V
	-	5	10	mV	Buffer On, V_{CM} = 1.2V
		5	10	mV	Buffer On, V_{CM} = 1.8V
		5	10	mV	Buffer On, V_{CM} = 2.25V
	-	5	10	mV	Buffer On, V_{CM} = V_{DD} - 0.1V
	-	3	6	mV	Buffer Off, V_{CM} = 0.1V
	-	3	6	mV	Buffer Off, V_{CM} = 1.2V
	-	3	6	mV	Buffer Off, V_{CM} = 1.8V
		3	6	mV	Buffer Off, V_{CM} = 2.25V
		3	6	mV	Buffer Off, V_{CM} = V_{DD} - 0.1V
直流增益	72	-	-	dB	Buffer On , C_{LOAD} = 20pF, R_{OUT} = 600Ω
	70	-	-	dB	Buffer Off , C_{LOAD} = 20pF, R_{OUT} = 100Ω
单位增益带宽	6.8	10	-	MHz	Buffer On , C_{LOAD} = 20pF, R_{OUT} = 600Ω
	5	10	-	MHz	Buffer Off , C_{LOAD} = 20pF, R_{OUT} = 100Ω
共模抑制比	60	-	-	dB	Buffer On , C_{LOAD} = 20pF, R_{OUT} = 600Ω
	70	-	-	dB	Buffer Off , C_{LOAD} = 20pF, R_{OUT} = 100Ω
电源抑制比	58	-	-	dB	Buffer On , C_{LOAD} = 20pF, R_{OUT} = 600Ω
	68	-	-	dB	Buffer Off , C_{LOAD} = 20pF, R_{OUT} = 100Ω
压摆率	5	8	-	V/us	
相位裕度	65	-	-	dB	Buffer On , C_{LOAD} = 20pF, R_{OUT} = 600Ω
	70	-	-	dB	Buffer Off , C_{LOAD} = 20pF, R_{OUT} = 100Ω
输出电压范围	0.2	-	V_{DD} - 0.2	V	
PGA 增益	-3	-	3	%	差分增益 = 1
	-3	-	3	%	差分增益 = 5
	-3	-	3	%	差分增益 = 10
	-3	-	3	%	差分增益 = 20

10.4.8 比较器特性（CMP）

表格 10-10 比较器特性

参数	最小值	典型值	最大值	单位	测试条件
工作电压	2.5	5	5.5	V	
功耗	-	30	50	uA	
输入失调电压	-	8	15	mV	
共模输入电压	0.1	-	V_{DDA} - 1	V	
直流增益, DC Gain	-	65	-	dB	
比较器延时, T_d	0.1	0.15	0.2	us	CMPxVP = 1.2V, CMPxVN 从 1.1V 到 1.3V
迟滞, V_{HYS}	-	0	-	mV	CMP_HYS = 00 (无迟滞)
	8	10	12	mV	CMP_HYS = 01
	16	20	24	mV	CMP_HYS = 10
	35	50	60	mV	CMP_HYS = 11
内置 DAC 参考	1.188	1.2	1.212	V	DAC_REFSEL = 00
	3.564	3.6	3.636	V	DAC_REFSEL = 01/11
	-	V_{DD}	-	V	DAC_REFSEL = 11
内置 DAC DNL	-1	±1	1.5	LSB	
内置 DAC INL	-2.5	±2	2.5	LSB	
内置 DAC Offset	-3	±1	3	LSB	

10.4.9 FLASH 特性

参数	最小值	典型值	最大值	符号	单位
工作电压	1.35	1.5	1.65	V_{DDA}	V
擦写次数	100K	-	-	N_{ENDUR}	cycles
数据保留 (25°C)	25	-	-	T_{RET}	years
全片擦除时间	-	40	-	T_{CERASE}	ms
页擦除时间	-	3	-	T_{ERASE}	ms
字编程时间	-	6.5	-	T_{PROG}	us
读电流	-	2.6	-	I_{READ}	mA
擦除电流	-	0.8	-	I_{ERASE}	mA

10.5 3P3N DRIVER 特性

10.5.1 绝对最大额定值

表格 10-11 3P3N DRIVER 绝对最大额定值

参数	最小值	典型值	最大值	符号	单位
电源电压	-0.3	—	40	PVDD	V
高侧输出电压	PVDD-13	—	PVDD	HO1, HO2, HO3	
低侧输出电压	-0.3	—	13	LO1, LO2, LO3	
LD0 输出电压	-0.3	—	5.5	VLDO5	
逻辑输入电压	-0.3	—	30	HI1, HI2, HI3, LI1, LI2, LI3	
工作环境温度	-45	—	125	T_A	℃
存储温度	-55	—	150	T_{STG}	

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

10.5.2 电气特性（PVDD=24V,CL=1000pF，TA=25℃）

表格 10-12 3P3N DRIVER 电气特性

参数	最小值	典型值	最大值	符号	单位	测试条件
电源输入						
电源输入	5.5	24	36	PVDD	V	-
工作电流						
VP 静态电流	—	0.5	1	I_{CC}	mA	输入悬空，PVDD=15V
HI1, HI2, HI3, LI1, LI2, LI3 逻辑输入特性						
逻辑高电位	2	—	—	V_{HI}	V	—
逻辑低电位	-0.3	0	0.8	V_{LI}	V	—
LO1、LO2、LO3 输出端参数						
最高输出电压	-	10	-	V_{LO}	V	LIN=5V
输出拉电流	-	45	-	I_{LO+}	mA	VLO=0V, LIN =5V PWD≤10uS
输出灌电流	-	0.28	-	I_{LO-}	A	VLO=10V, LIN =0 PWD≤10uS
HO1、HO2、HO3 输出端参数						
最高输出电压	-	VM-10	-	V_{HO}	V	H_{IN}=5V
输出拉电流	-	0.26	-	I_{HO+}	A	V_{HO}=PVDD,H_{IN}=0 PWD≤10uS
输出灌电流	-	40	-	I_{LO+}	mA	V_{HO}=VM-10V,H_{IN}=5VPWD≤10uS
LDO 输出特性						
5V 输出电压	4.75	5.0	5.25	VDD	V	—

10.5.3 动态电特性（PVDD=24V,C_L=1000pF，T_A=25℃）

表格 10-13 3P3N DRIVER 动态电特性

参数	最小值	典型值	最大值	符号	单位	测试条件
LO1、LO2、LO3 开关时间特性						
开延时	-	90	-	Ton	ns	图 10-2
关延时	-	30	-	Toff	ns	
上升时间	-	280	-	Tr	ns	
下降时间	-	60	-	Tf	ns	
HO1、HO2、HO3 开关时间特性						
开延时	-	90	-	Ton	ns	图 10-3
关延时	-	30	-	Toff	ns	
上升时间	-	80	-	Tr	ns	
下降时间	-	300	-	Tf	ns	
死区时间特性						
死区时间	-	60	-	DT	ns	图 10-4 无负载电容 CL=0

10.5.4 开关时间特性及死区时间波形图

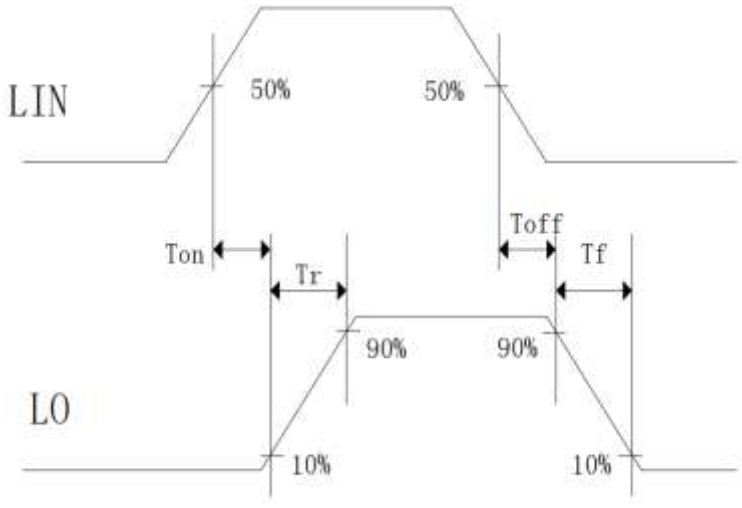


图 10-2 输出 LO 开关时间波形图

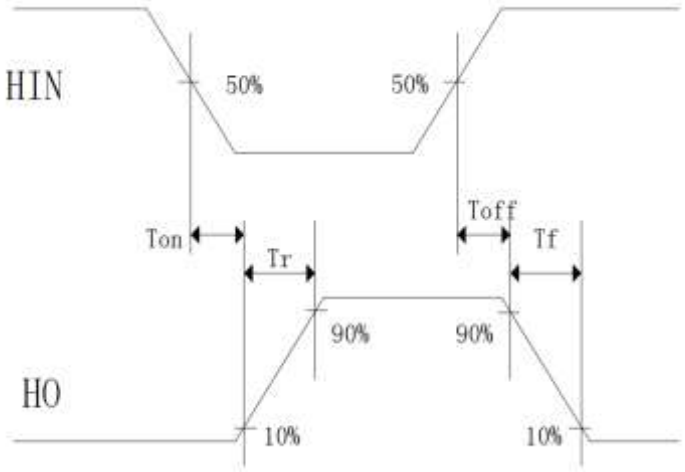


图 10-3 输出 HO 开关时间波形图

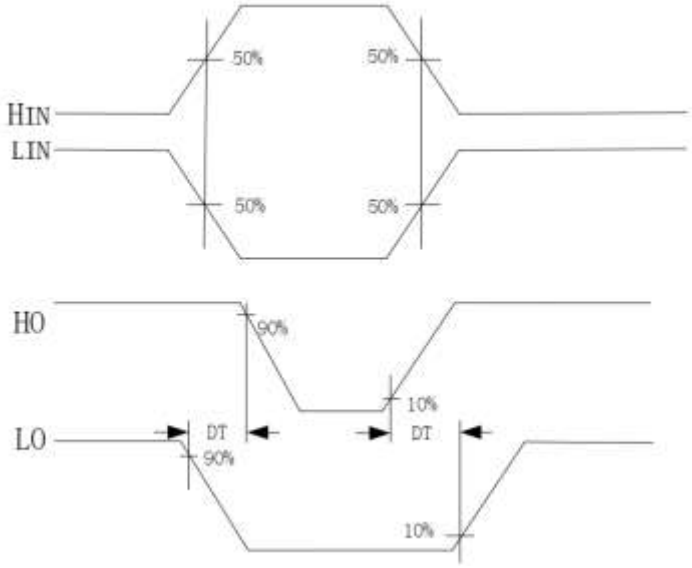


图 10-4 死区时间波形图

10.6 6N 预驱特性（SWM23DK6U7）

10.6.1 绝对最大额定值

表格 10-14 6N 预驱绝对最大额定值

参数	最小值	典型值	最大值	符号	单位
自举高端 VB 电源	-0.3	—	70	VB1、VB2、VB3	V
高端悬浮地端	VB - 20	—	VB + 0.3	VS1、VS2、VS3	

高侧输出电压	VS - 0.3	—	VB + 0.3	HO1, HO2, HO3	
低侧输出电压	-0.3	—	VCC+0.3	LO1, LO2, LO3	
高端电源	-0.3		65	VIN	
电源	-0.3	—	20	VCC	
逻辑输入电压	-0.3	—	5.5	HIN1, HIN2, HIN3, LIN1, LIN2, LIN3	
工作环境温度	-45	—	125	T_A	℃
存储温度	-55	—	150	T_{STG}	

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

10.6.2 电气特性（T_A=25℃，VIN=24V，负载电容 C_L=1nF)

表格 10-15 6N 预驱电气特性

参数	最小值	典型值	最大值	符号	单位	测试条件
电源输入						
高压电源输入	—	—	65	VIN	V	-
工作电流						
VIN 静态电流	—	420	—	I_{PVIN}	uA	HIN,LIN 悬空
VB 静态电流	—	90	—	I_{BS}	uA	VBS=12V,HIN=0V or 5V
VS 漏电流	—	0.1	—	I_{LK}	uA	VB=VS=60V
自举高端电源	-0.3	—	65	VB1、VB2、VB3	V	—
高端悬浮地端	VB-15	—	VB+0.3	VS1、VS2、VS3	V	—
高端输出	VS-0.3	—	VB+0.3	HO1、HO2、HO3	V	—
低端输出	-0.3	—	15	LO1、LO2、LO3	V	—
低侧电源	5	—	15	VCC	V	—
输入逻辑信号高电位	2.0	—	—	Vin(H)	V	所有输入控制信号
输入逻辑信号低电位	-0.3	0	0.8	Vin(L)	V	所有输入控制信号
输入逻辑信号高电平的电流	—	30	—	IN(H)	uA	Vin=5V
输入逻辑信号低电平的电流	-10	—	—	IN(L)	uA	Vin=0V
VS 静态负压	—	—	-10	V_{SN}	V	VBS=10V
HI1, HI2, HI3, LI1, LI2, LI3 逻辑输入特性						
LIN 高电平输入偏置电流	—	30	—	I_{LINH}	uA	V_{LIN}=5V
LIN 低电平输入偏置电流	—	—	2	I_{LINL}	uA	V_{LIN}=0V
HIN 高电平输入偏置电流	—	30	—	I_{HINH}	uA	V_{LIN}=5V
HIN 低电平输入偏置电流	—	—	2	I_{HINL}	uA	V_{LIN}=0V

输入下拉电阻	—	170	—	R_{IN}	KΩ	—
HO 下拉电阻	—	110	—	R_{HO}	KΩ	—
VOUT12 电源欠压关断特性						
VOUT12 开启电压	—	3.8	—	V_{CC}(ON)	V	—
VOUT12 关断电压	—	3.4	—	V_{CC}(OFF)	V	—
VB 电源欠压关断特性						
VB 开启电压	—	3.5	—	$VB_{(ON)}$	V	—
VB 关断电压	—	3.2	—	$VB_{(OFF)}$	V	—
LDO 输出特性						
栅极输出电压	—	13	—	VG	V	
VCC 输出电压	—	12	—	VCC	V	VIN=24V,外置 NPN8050
LDO5 输出电压	—	4.95	—	V_{LDO5}	V	—
LDO5 输出电流	—	100	—	I_{VLDO5}	mA	—
IO 输出最大驱动能力						
IO 输出拉电流	—	+1.5	—	I_{O+}	A	V_O=0V,V_{IN}=V_{IH} PW≤10us
IO 输出灌电流	—	-1.8	—	I_{O-}	A	V_O=0V,V_{IN}=V_{IH} PW≤10us

10.6.3 动态电特性（T_A=25℃，PVIN=24V，负载电容 C_L=1nF)

表格 10-16 6N 预驱动态电特性

参数	最小值	典型值	最大值	符号	单位	测试条件
LO1、LO2、LO3 开关时间特性						
开延时	—	200	300	Ton	ns	图 10-5
关延时	—	60	90	Toff	ns	
上升时间	—	30	50	Tr	ns	
下降时间	—	20	40	Tf	ns	
HO1、HO2、HO3 开关时间特性						
开延时	—	200	300	Ton	ns	见图 10-6
关延时	—	60	90	Toff	ns	

上升时间	—	30	50	Tr	ns	
下降时间	—	20	40	Tf	ns	
死区时间特性						
死区时间（LO1-HO1）	—	170	—	DT	ns	见 **错误!不能识别的开关参数。**无负载电容 CL=0

10.6.4 开关时间特性及死区时间波形图

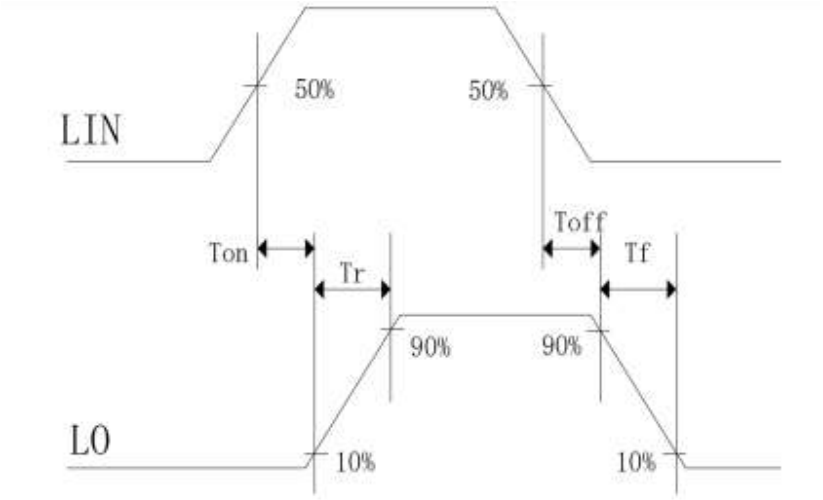


图 10-5 低端输出 LO 开关时间波形图

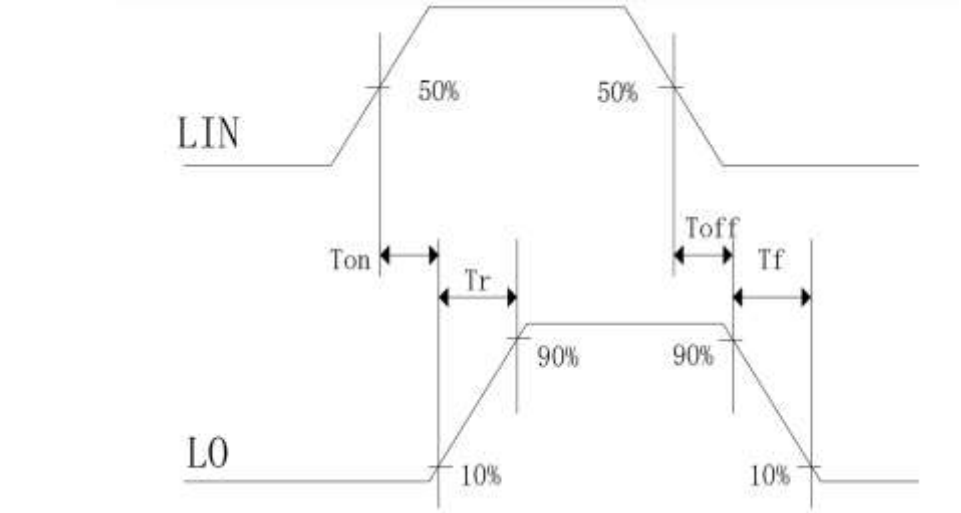


图 10-6 高端输出 HO 开关时间波形图

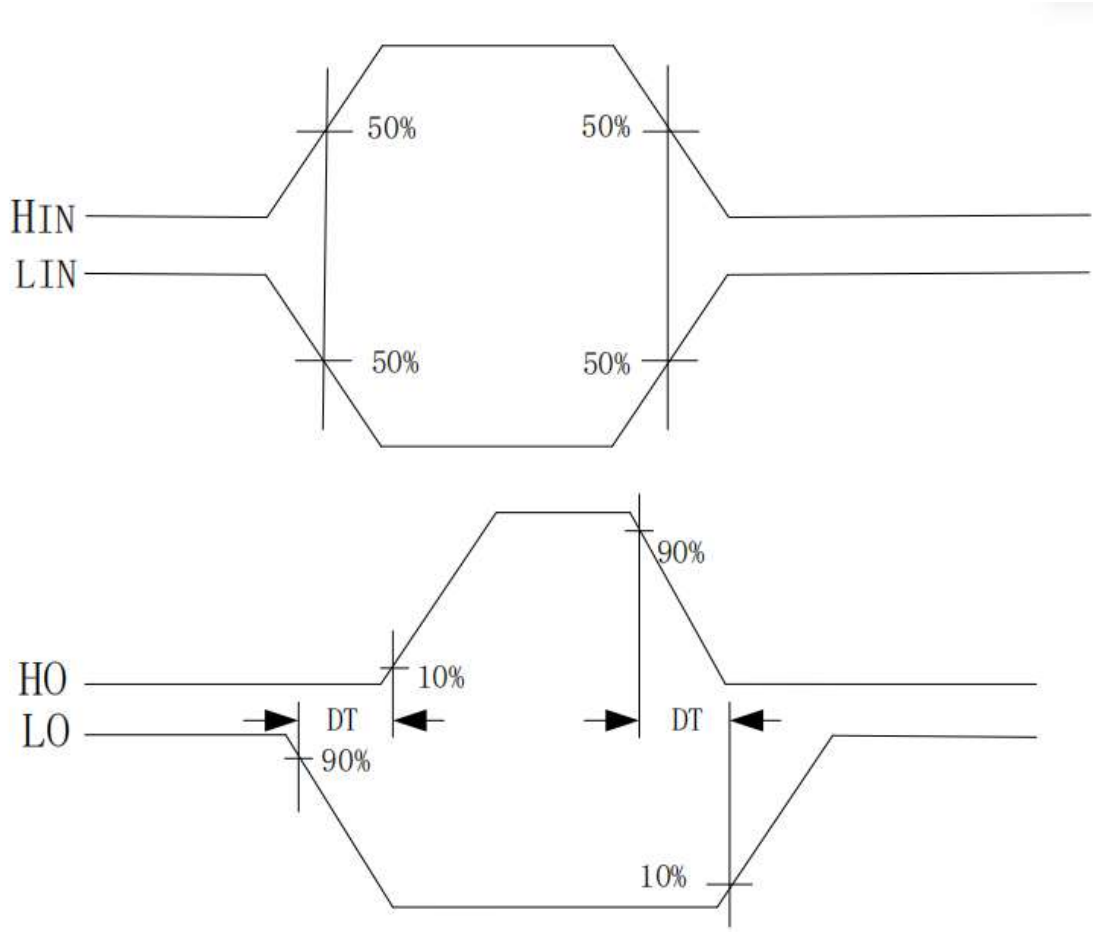
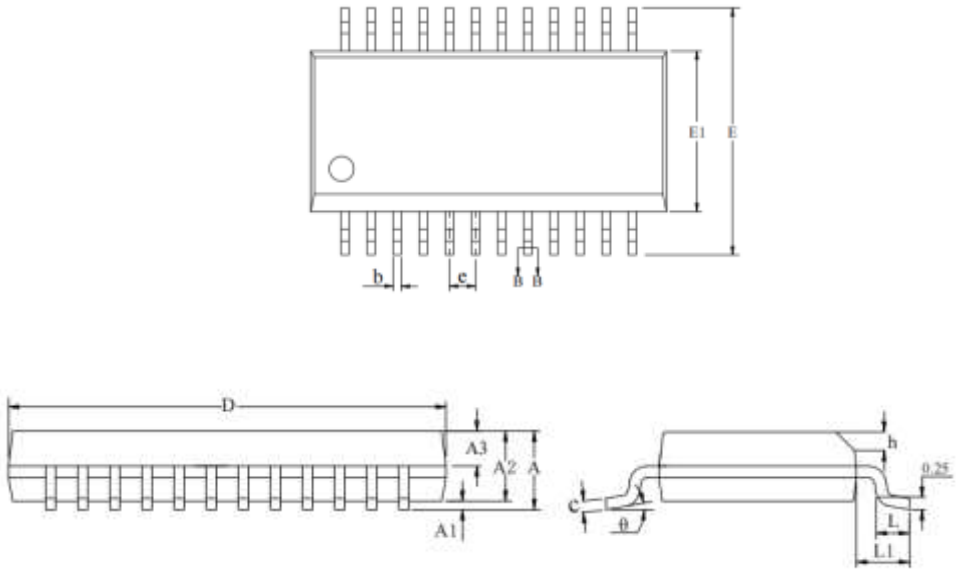


图 10-7 死区时间波形图

11. 封装尺寸

11.1 SSOP24 (SWM231E6S7、SWM23PE6S7)

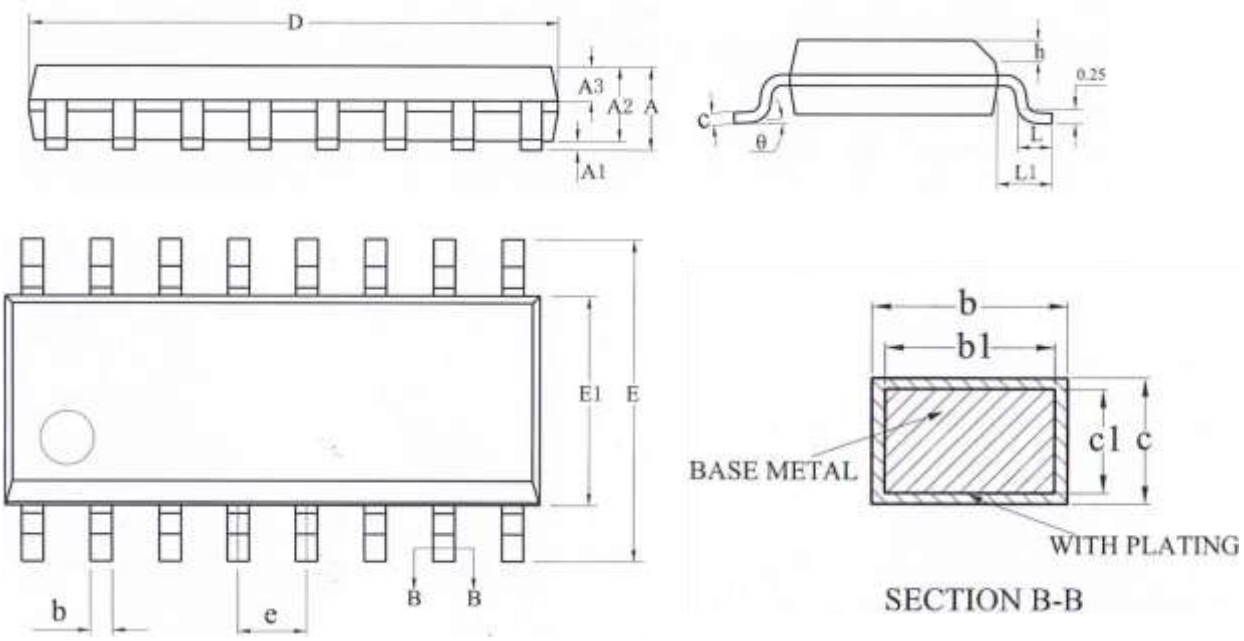


SYMBOL	MILLIMETER		
	Min	Nom	Max
A	—	—	1.75
A1	0.10	0.15	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.23	—	0.31
c	0.20	—	0.24
D	8.55	8.65	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC[1]		
h	0.30	—	0.50
L	0.50	—	0.80
L1	1.05REF		
θ	0	—	8°

图 11-1 SSOP24 封装尺寸图

[1] BSC 的全称是 Basic Spacing between Centers（中心基本距离），一般用在说明 IC 两引脚中心的基本间距。

11.2 SOP16（SWM23PQ6M7）

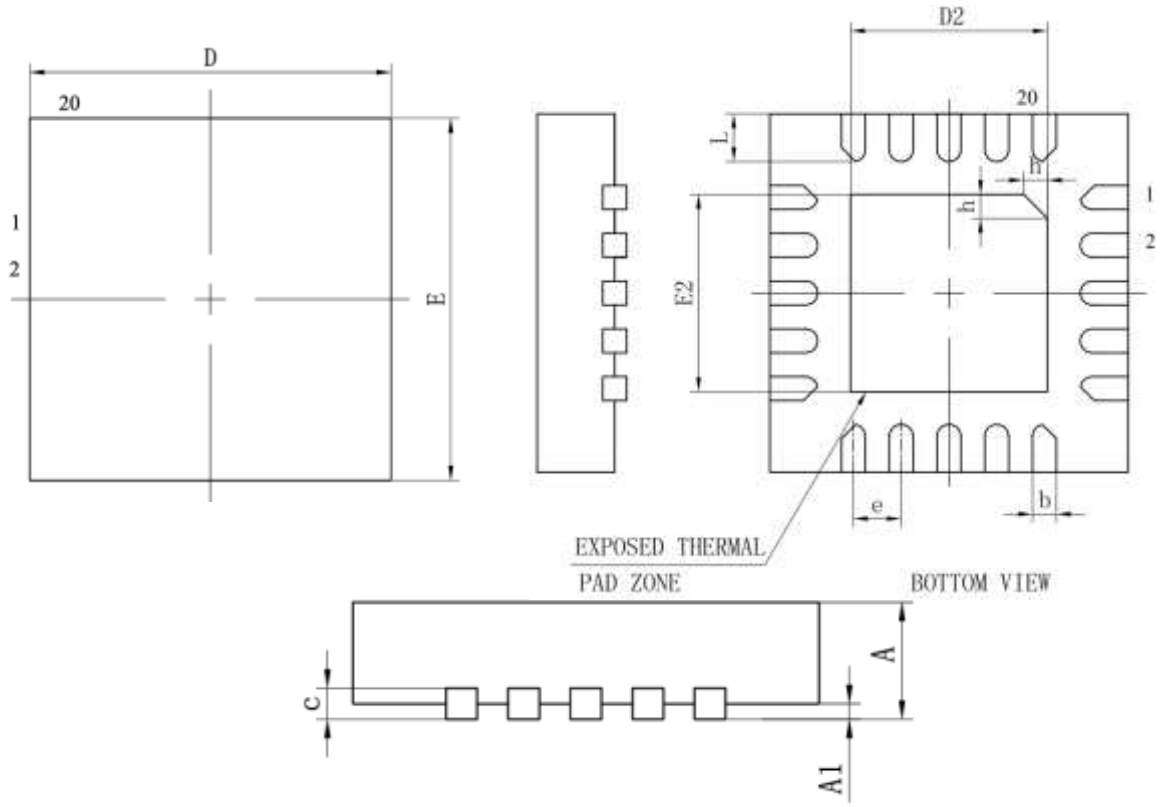


SYMBOL	MILLIMETER		
	Min	Nom	Max
A	—	—	1.75
A1	0.10	—	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	—	0.47
b1	0.38	0.41	0.44
c	0.20	—	0.24
c1	0.19	0.20	0.21
D	9.80	9.90	10.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC[2]		
h	0.25	—	0.50
L	0.50	—	0.80
L1	1.05REF		
θ	0°	—	8°

图 11-2 SOP16 封装尺寸图

[2] BSC 的全称是 Basic Spacing between Centers（中心基本距离），一般用在说明 IC 两引脚中心的基本间距。

11.3 QFN20(SWM231F6U7)

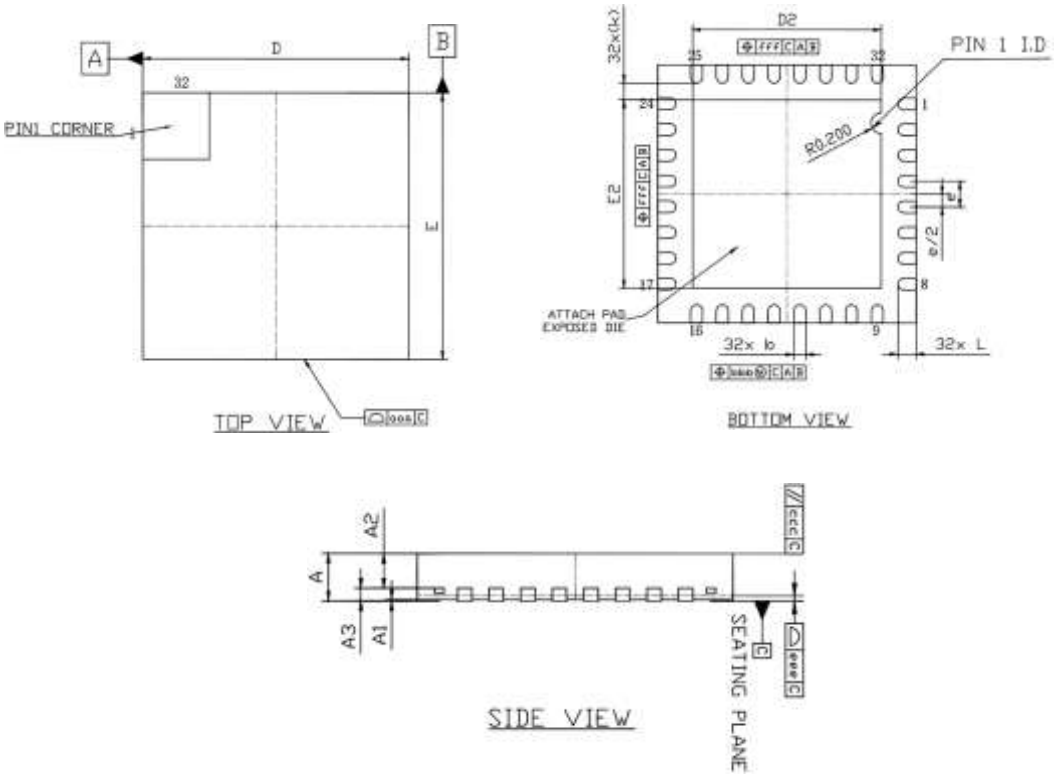


SYMBOL	MILLIMETER		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
c	0.203BSC[3]		
b	0.15	0.20	0.25
D	2.90	3.00	3.10
E	2.90	3.00	3.10
D2	1.60	1.70	1.80
E2	1.60	1.70	1.80
e	0.40BSC		
h	0.20	0.25	0.30
L	0.25	0.30	0.35

图 11-3 QFN20 封装尺寸图

[3] BSC 的全称是 Basic Spacing between Centers（中心基本距离），一般用在说明 IC 两引脚中心的基本间距。

11.4 QFN32



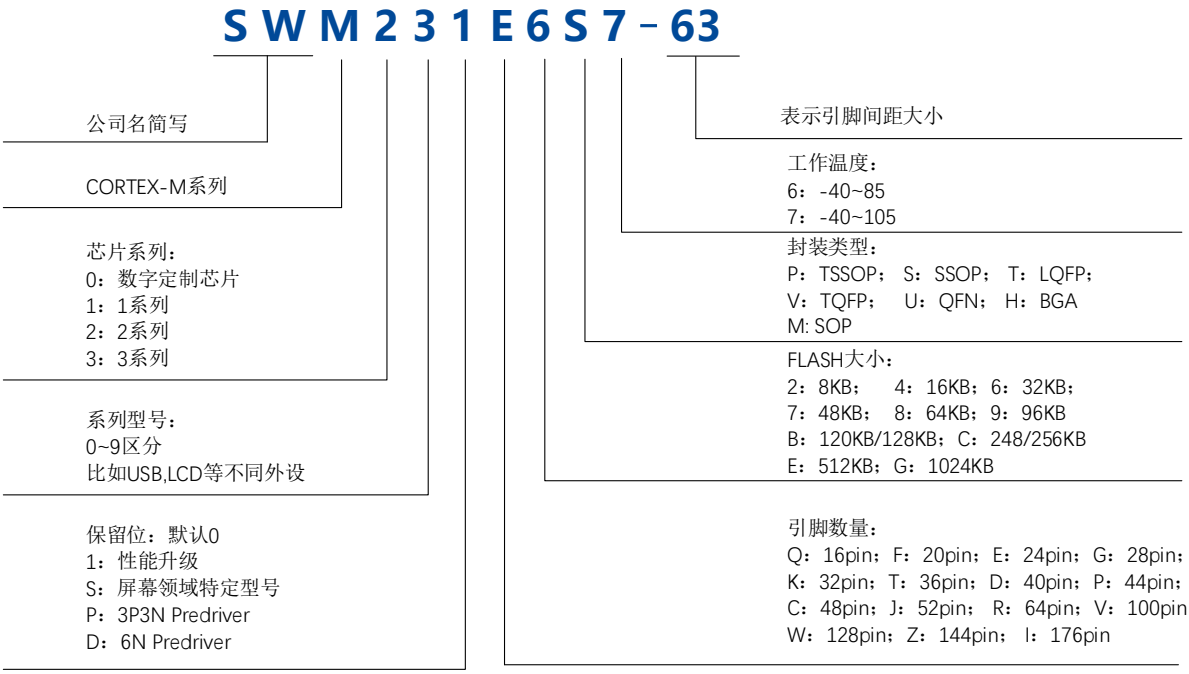
SYMBOL	MILLIMETER		
	Min	Nom	Max
D	5.000BSC		
E	5.000BSC[4]		
D1	3.5500	3.650	3.750
E1	3.550	3.650	3.750
A	0.700	0.750	0.800
A1	0.000	0.020	0.050
A2	/	0.547	/
A3	0.203REF		
b	0.180	0.260	0.280
e	0.500BSC		
L	0.250	0.350	0.450
k	0.325REF		
aaa	0.100		

[4] BSC 的全称是 Basic Spacing between Centers（中心基本距离），一般用在说明 IC 两引脚中心的基本间距。

ccc	0.100
eee	0.080
bbb	0.070
fff	0.100

图 11-4 QFN32 封装尺寸图

12. 命名规则说明


S W M 2 3 1 E 6 S 7 – 63
公司名简写
CORTEX-M系列
芯片系列：
0：数字定制芯片
1：1系列
2：2系列
3：3系列
系列型号：
0~9区分
比如USB,LCD等不同外设
保留位：默认0
1：性能升级
S：屏幕领域特定型号
P：3P3N Predriver
D：6N Predriver
引脚数量：
Q：16pin；F：20pin；E：24pin；G：28pin；
K：32pin；T：36pin；D：40pin；P：44pin；
C：48pin；J：52pin； R：64pin；V：100pin；
W：128pin；Z：144pin； I：176pin
FLASH大小：
2：8KB； 4：16KB；6：32KB；
7：48KB； 8：64KB；9：96KB
B：120KB/128KB；C：248/256KB
E：512KB；G：1024KB
封装类型：
P：TSSOP； S：SSOP； T：LQFP；
V：TQFP； U：QFN； H：BGA
M: SOP
工作温度：
6：-40~85
7：-40~105
表示引脚间距大小

13. 缩写

13.1 缩写表

名称	描述
ACMP	Analog ComArator Controller
ADC	Analog-to-Digital Converter
AES	Advanced Encryption Standard
APB	Advanced Peripheral Bus
AHB	Advanced High-Performance Bus
PVD	Programmable Voltage Detector
LVR	Low Votlage Detector
CAN	Controller Area Network
PWM	Pulse Width Modulation
FIFO	First In, First Out
PB	General-Purpose Input/Output
IAP	In Application Programming
ICP	In Circuit Programming
ISP	In System Programming
LDO	Low Dropout Regulator
MPU	Memory Protection Unit
NVIC	Nested Vectored Interrupt Controller
DMA	Direct Memory Access
PLL	Phase-Locked Loop
BSC	Basic SAcing between Centers（中心基本距离），一般用在说明 IC 两引脚中心的基本间距。