

ARM China STAR-MC1

32 位微处理器

SWM330 系列 MCU

数据手册

Version 1.12

2026.5

华芯微特集成电路有限公司

Synwit Integrated Circuit Co., Ltd.

The information described in this document is the exclusive intellectual property of Synwit Integrated Circuit Co., Ltd. and shall not be reproduced without permission from Synwit. Synwit is providing this document only for reference purposes. Synwit assumes no responsibility for errors or omissions. All data and specifications are subject to change without notice. All the trademarks of products and companies mentioned in this document belong to their respective owners.

目录

1. 概述.....	7
2. 特性.....	8
3. 选型指南	13
4. 系统架构	14
4.1 系统架构	14
4.2 总线矩阵	16
4.3 系统电源概述.....	17
5. 管脚配置	18
5.1 SWM330CGT7	18
5.2 SWM330RGU7	21
5.3 SWM33SRGU6	25
5.5 FUNMUX 功能配置	29
6. 功能概述	31
6.1 时钟	31
6.2 复位	31
6.3 工作模式	31
6.4 存储空间映射	32
6.5 中断控制器 (NVIC).....	34
6.6 系统管理 (SYSCON)	36
6.7 端口控制 (PORTCON).....	36
6.8 通用 I/O (GPIO)	36
6.9 加强型定时器 (TIMER)	37
6.10 基础定时器 (BTIMER).....	37
6.11 看门狗 (WDT).....	37
6.12 脉冲宽度调制发生器 (PWM)	38

6.13	实时时钟 (RTC)	39
6.14	UART 接口控制器 (UART).....	39
6.15	I2C 总线控制器 (I2C).....	40
6.16	SPI 总线控制器 (SPI)	41
6.17	QSPI 总线控制器 (QSPI).....	41
6.18	局域网控制器 (CAN).....	42
6.19	I2S 数字音频总线控制器 (I2S).....	42
6.20	SDIO 接口 (SDIO).....	43
6.21	直接内存存取控制器(DMA)	43
6.22	快速 DMA (RDMA)	44
6.23	DMA2D 控制器 (DMA2D).....	44
6.24	LCD 驱动模块(LCDC)	45
6.25	JPEG 图像硬件解码器 (JPEG)	46
6.26	图像缩放和旋转处理器 (SRA).....	47
6.27	DVP 摄像头接口 (DVP).....	47
6.28	CRC 计算单元 (CRC)	48
6.29	模数转换器 (ADC)	48
6.30	数模转换器 (DAC)	49
7.	最小系统电路	50
8.	电气特性	51
8.1	绝对最大额定值.....	51
8.2	EMC 特性	52
8.3	直流电气特性.....	52
8.4	交流特性	54
8.5	模拟器件特性.....	57
9.	封装尺寸	64
9.1	LQFP48.....	64

9.2	QFN68.....	65
10.	命名规则说明.....	66
11.	缩写.....	67

图目录

图 4-1 功能方框图	15
图 4-2 总线矩阵	16
图 4-3 系统电源架构	17
图 5-1 SWM330CGT7 管脚配置图	18
图 5-2 SWM330RGU7 管脚配置图	21
图 5-3 SWM33SRGU6 管脚配置图	25
图 6-1 启动和低功耗模式	32
图 7-1 最小系统示意图	50
图 8-1 外部高频晶体振荡器典型电路	55
图 8-2 外部低频晶体振荡器典型电路	56
图 9-1 LQFP48 封装尺寸图	64
图 9-2 QFN68 封装尺寸图	65

表格目录

表格 5-1 SWM330CGT7 管脚描述	19
表格 5-2 SWM330RGU7 管脚描述	22
表格 5-3 SWM330RGU6 管脚描述	26
表格 5-4 FUNMUX0 功能配置表	29
表格 5-5 FUNMUX1 功能配置表	30
表格 6-1 存储器映射	33
表格 6-2 中断向量表	34
表格 8-1 绝对最大额定值	51
表格 8-2 直流电气特性($V_{DD} = 2.0V \sim 3.6V$, $V_{SS} = 0V$, $T_A = 25^{\circ}C$)	52

表格 8-3 内部高频 RC 振荡器特性	54
表格 8-4 内部低频 RC 振荡器特性	54
表格 8-5 内部晶体振荡器特性	55
表格 8-6 外部低频晶体振荡器特性	56
表格 8-7 PLL 特性	57
表格 8-8 上电和掉电工作条件	57
表格 8-9 1.2V LDO 特性	57
表格 8-10 复位、电压检测和欠压复位特性	58
表格 8-11 内置电压基准源 (VREF) 特性	59
表格 8-12 ADC 特性	59
表格 8-13 温度传感器特性	60
表格 8-14 DAC 特性	60
表格 8-15 RSTn 引脚特性	62
表格 8-16 FLASH 特性	63
表格 11-1 缩写列表	67

1. 概述

SWM330 是一款基于 Arm China STAR-MC1 的 32 位微控制器。具有高性能、低功耗、代码密度大等突出特点，适用于工业控制、白色家电、电机驱动等诸多应用领域。

SWM330 内嵌 Arm China STAR-MC1 控制器，具有一组 DSP 指令集。片上包含精度为 1% 的 8MHz 时钟，可通过 PLL 倍频到最高 140MHz 时钟。PLL 支持小数分频与展频功能，有效降低电磁干扰。

SWM330 集成了高达 1M 字节 Flash 和高达 96k 字节 SRAM，以及大量连至 2 条 APB 总线、1 条 AHB 总线和 1 个 32 位多 AHB 总线矩阵的增强型 I/O 与外设。芯片支持向量表重映射和 CACHE 单周期取指、ISP（在系统编程）操作及 IAP（在应用编程），支持用户可自定义 BOOT 程序和加密操作。

SWM330 图形处理功能包括 1 个 DMA2D 图形数据转换与搬运器、1 个 RDMA 快速存储专用数据搬运器、1 个 JPEG 图像硬件解码器、1 个 SRA 图形旋转缩放硬件加速器、1 个 DVP 摄像头接口、以及 1 个 LCD 液晶屏驱动接口。

外设串行总线包括 1 个标准 CAN、1 个 SDIO、5 个 UART、1 个 I2C、1 个 SPI、1 个 I2S、以及 2 个 QSPI。计时功能包括 2 组 24+8 加强型定时器、4 组 24+8 位基础型定时器、2 个 2 路独立通道 16 位的 PWM 发生器、1 个 16 位看门狗、以及 1 个支持独立电源、低功耗 RTC。模拟功能集成 1 个共计 12 通道 12 位 ADC、1 个 12 位 DAC、1 个温度传感器、欠压检测（PVD）及低电压复位（LVR）功能。

SWM33S 系列内置 8 MB PSRAM，提供大容量图形处理缓存。

2. 特性

- 内核
 - 32 位 Arm China STAR-MC1 内核
 - 24 位系统定时器
 - 工作频率最高 140MHz
 - 硬件单周期乘法
 - SWD 调试接口
- 内置 LDO
 - 供电电压范围 2.0V 至 3.6V
- SRAM 存储器
 - 96KB
- FLASH 存储器
 - 1 MB
 - 支持向量表重映射功能
 - 支持 CACHE 单周期取指
 - 支持 ISP（在系统编程）更新用户程序
 - 支持自定义 BOOT 程序
- DMA
 - 4 通道 DMA 控制器
 - 支持的外设：UART, SPI, QSPI, SARADC, 和 I2S
- Rapid DMA
 - 支持 FLASH, SRAM, PSRAM, QSPI 之间进行 DMA 搬运
 - 支持与 QSPI 模块之间握手操作，用于 QSPI 模块的间接读写
- DMA2D
 - 接口支持 HALFWORD 和 WORD 操作
 - 支持 RGB888, RGB565 以及 ARGB8888 三种颜色格式
 - 最多支持 2 个源的混合操作
 - 单独的前景层 Alpha 通道

- 数据搬运支持格式转换、混合、填充、颜色替换等功能
- LCD 驱动模块
 - 支持同步接口 (RGB888/RGB565) , 背景混合显示, 背景色可配置
 - 支持 MPU (8/16 bit) 接口 (RGB565) , 单图层显示
 - 支持最高分辨率 8192 x 8192, 实际分辨率可以配置
 - 支持 color keying
 - 源数据图像每行像素数可以大于显示层的每行像素数
- JPEG 硬件解码器
 - 基本线性格式 (Sequential DCT-based baseline)
 - 8 位色深 (采样精度)
 - 最多支持 2 个 DC/AC Huffman 表
 - 最多支持 3 个量化表
 - 支持 2048 x 2048 像素
- SRA 图形旋转缩放硬件加速模块
 - 内存到内存的处理模式
 - 图像的任意角度旋转、缩放、裁剪
 - 分辨率高达 4096 x 4096
 - 图层叠加 (alpha blending)
 - 支持图像抗锯齿 (anti-aliasing) 功能
- DVP 摄像头接口
 - 支持最大 14 位数据总线
 - 支持 VSYNC/HSYNC 等同步信号
 - 可配置 8/10/12/14 位数据宽度模式
 - 支持 YUV、RGB 格式数据
 - 支持快照模式和连续模式
 - 支持裁剪功能
 - 支持最大 1600 x 1200 分辨率

- 串行接口
 - UART*5, 具有独立 8 字节 FIFO, 最高支持主时钟 16 分频
 - I2C*2, 支持 7 位、10 位地址方式, 支持 master/slave 模式
 - SPI*1, 支持标准 SPI、SSI、支持 Master/Slave
 - QSPI*2, 其中 QSPI0 支持内存直接映射访问和从模式
 - CAN*1, 支持协议 2.0A (11 位标识符) 和 2.0B (29 位标识符)
 - I2S*1, 支持主/从模式, 单工通信, 12 位线性可编程预分频器
 - SDIO*1, 支持 1 位、4 位、8 位 SD 模式, 支持多媒体卡 (MMC)、SD 存储卡、SDIO 卡等设备
- PWM 控制模块
 - 2 组独立 2 通道 16 位 PWM 产生器, 每个通道均可扩展为具备死区的互补模式
 - 提供高电平结束或周期开始触发中断
 - 具有普通、互补、中心对称等多种输出模式, 支持移相、挖坑等
 - 死区控制
 - 支持多点触发 ADC 模块
 - 支持方波换相处理
- 定时器模块
 - 2 路 32 位 (24 位计数器+8 位预分频) 加强定时器
 - ◆ 具备独立中断
 - ◆ 支持计数器、捕获、脉冲发送等功能
 - ◆ 单通道发送 PWM
 - 4 路 32 位 (24 位计数器+8 位预分频) 基础定时器
 - ◆ 具备独立中断
 - ◆ 每个具备独立 8 位分频
 - ◆ 支持脉冲输出功能
 - ◆ 单通道发送 PWM
 - 时钟独立的 16 位 WDT 看门狗定时器, 溢出后可配置触发中断或复位芯片

- RTC 模块
 - 亚秒级精度、硬件日历
 - 可自由设置闹钟（周、时、分、秒）
 - 支持独立 VBAT 电源供电
 - 支持数字校准
 - 支持 VBAT 单独供电
- GPIO
 - 最多可达 80 个 GPIO
 - 可配置 4 种 IO 模式
 - ◆ 上拉输入
 - ◆ 下拉输入
 - ◆ 推挽输出
 - ◆ 开漏输出
 - 灵活的中断配置
 - ◆ 触发类型设置（边沿检测、电平检测）
 - ◆ 触发电平设置（高电平、低电平）
 - ◆ 触发边沿设置（上升沿、下降沿、双边沿）
 - 输出强度以及斜率可调
- 模拟外设
 - SAR ADC*1
 - ◆ 12 位高精度，采样率高达 1MSPS，支持 16 通道
 - ◆ 支持 2.4V/Vdd 基准
 - ◆ 支持 single/scan 两种模式
 - ◆ 独立结果寄存器
 - ◆ 提供独立 FIFO
 - ◆ 可由软件/PWM/TIMER/IO 触发
 - ◆ 温度传感器

- DAC*1
 - ◆ 12 位高精度
 - ◆ 输出电压范围为 0V 至 VREF
 - ◆ 可选缓冲器输出模式
- 可编程电压检测(PVD)
 - 支持多级电压检测中断触发
- 可编程低电压复位(LVR)
 - 支持多级低电压复位设置
- 时钟源
 - 8MHz 精度可达 1%的片内时钟源
 - 内置 PLL, 最高可输出 140MHz 时钟
 - 32KHz 片内时钟源
 - 4 ~ 24MHz 片外高频晶振
 - 32768 片外低频晶振
- 环境
 - 工作温度: -40°C ~ 105°C
 - 保存温度: -50°C ~ 150°C
 - 湿度等级: MSL3
- 封装
 - LQFP48
 - QFN68
- 应用范围
 - 仪器仪表, 工业控制, 电机驱动, 白色家电, 可穿戴设备

3. 选型指南

Peripherals	SWM330CGT7-50	SWM330RGU7-35	SWM33SRGU6-35
Voltage (V)	2.0-3.6		
Flash (kB)	1024		
SRAM (kB)	96		
PSRAM (MB)	-	-	8
I/O	41	57	57
Basic Timer	4		
Timer	2		
PWM	2		
WDT	1		
RTC	1		
UART	5		
I2C	2		
I2S	1		
SPI	1		
QSPI	2		
CAN	1		
SDIO	1		
SAR ADC	1		
DAC	1		
DMA	1		
Rapid DMA	1		
DMA2D	1		
LCD	1		
JPEG	1		
SRA	1		
DVP	1		
Package	LQFP48	QFN68	QFN68
Operating Temperature	-40 to 105°C	-40 to 105°C	-25 to 85°C

4. 系统架构

4.1 系统架构

SWM330 系统架构如图 4-1 所示。系统总线具有：

- 11 个主控总线
 - STAR-MC1 内核 C-AHB 总线
 - STAR-MC1 内核 S-AHB 总线
 - DMA0
 - DMA1
 - DMA2D
 - SRA
 - JPEG Dec
 - LCDC
 - SDIO
 - DVP
 - Rapid DMA
- 8 个被控总线
 - ROM Code (系统启动代码)
 - Flash 接口
 - SRAM 接口
 - QSPI0
 - PSRAM 接口
 - AHB 总线
 - APB1 总线
 - APB2 总线

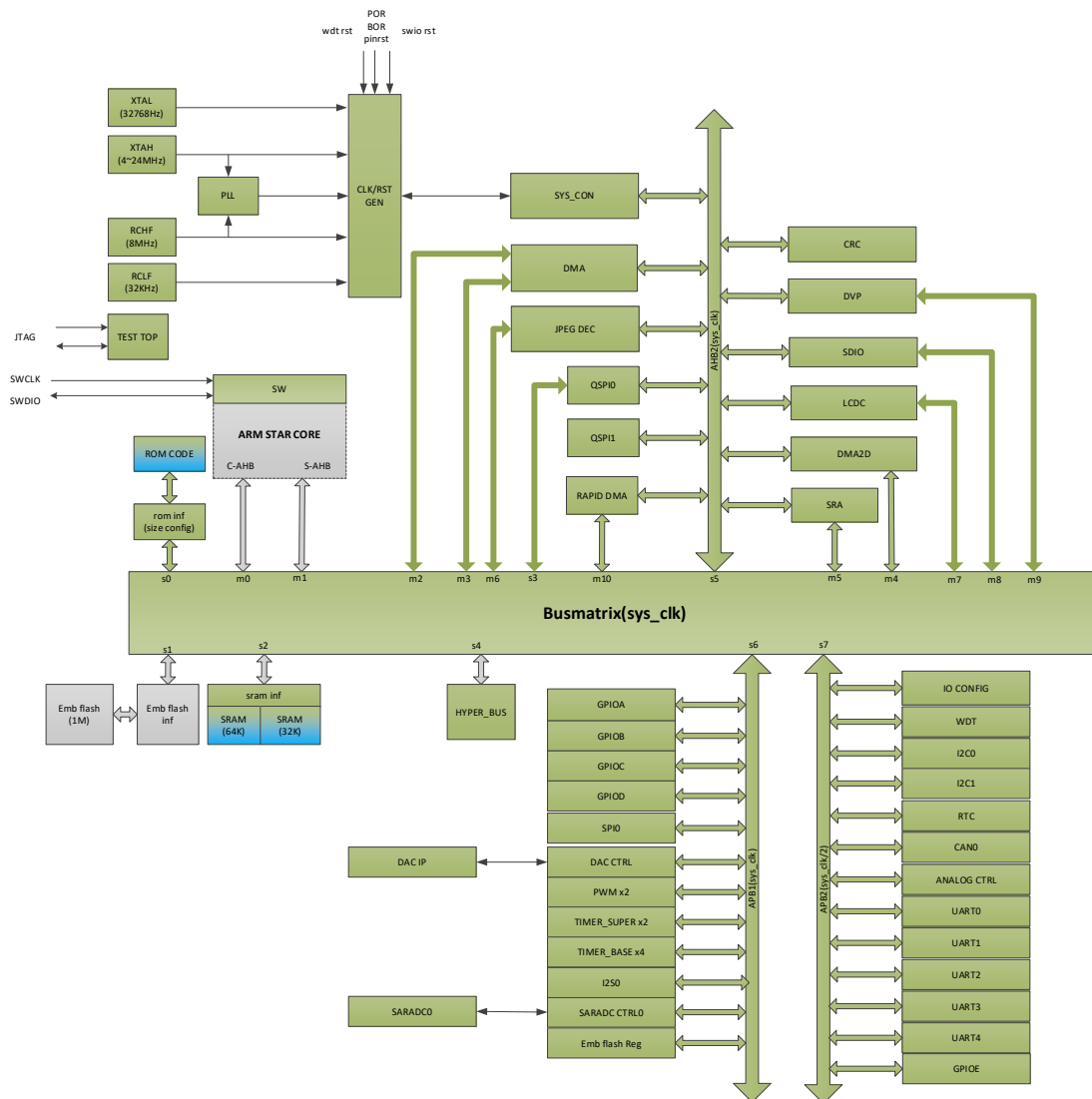


图 4-1 功能方框图

4.2 总线矩阵

借助总线矩阵，可以实现主控总线到被控总线的访问，这样即使在多个高速外设同时运行期间，系统也可以实现并发访问和高效运行。

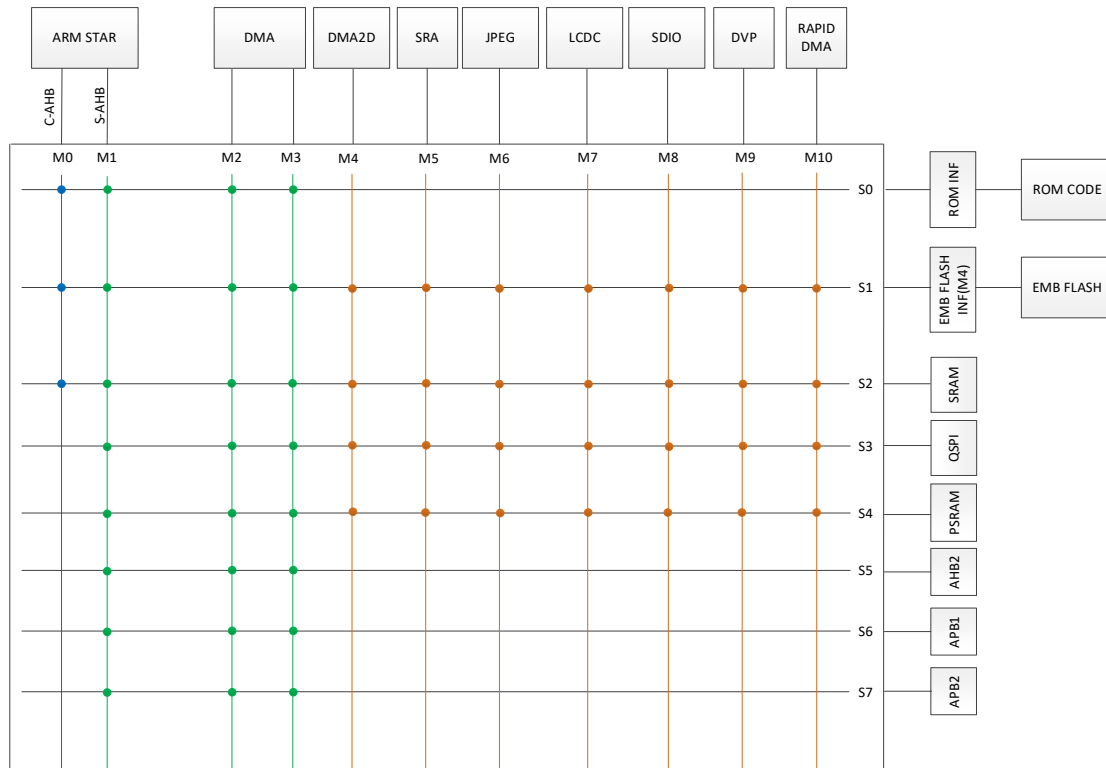


图 4-2 总线矩阵

4.3 系统电源概述

SWM330 系列芯片 MCU 部分工作电压要求介于 2.0V 到 3.6V 之间。

芯片存在三个独立的电源域，VDD、VDD18 和 VBAT。VDD 为主电源域，为除 RTC 以外的所有电路进行供电，VDD 为 3.3V，并通过 1.2V LDO 输出 1.2V 给数字核心供电。VDD18 为 PSRAM 接口工作电压，由内部 1.8V LDO 产生。

VBAT 为 RTC 模块的电池供电，与 VDD 域隔离，为常开电源。当软件操作芯片进入 STOP 模式时，RTC 逻辑会关闭 VDD 域的 BGBIAS 和 LDO，仅保留 RTC 在 VBAT 供电用作周期性唤醒源。VSWGEN 模块可以检测 VDD 是否正常，当 VDD 掉电时，可自动切换 VDDSW 至 VBAT 电源，维持 RTC 的正常工作。

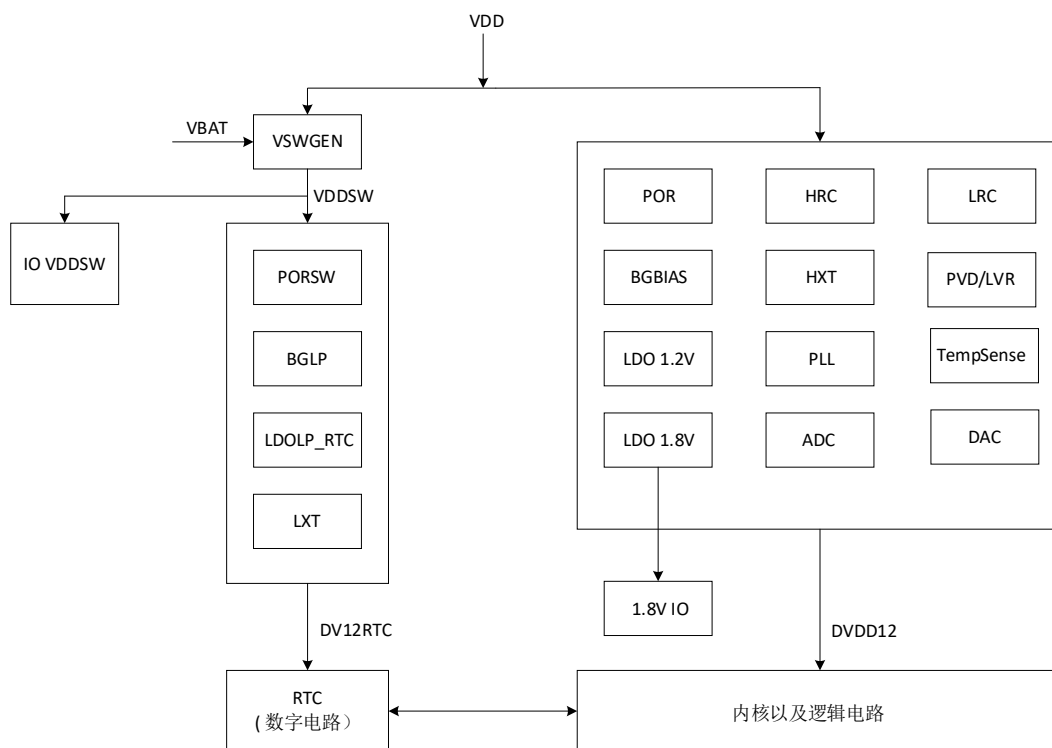


图 4-3 系统电源架构

5. 管脚配置

5.1 SWM330CGT7

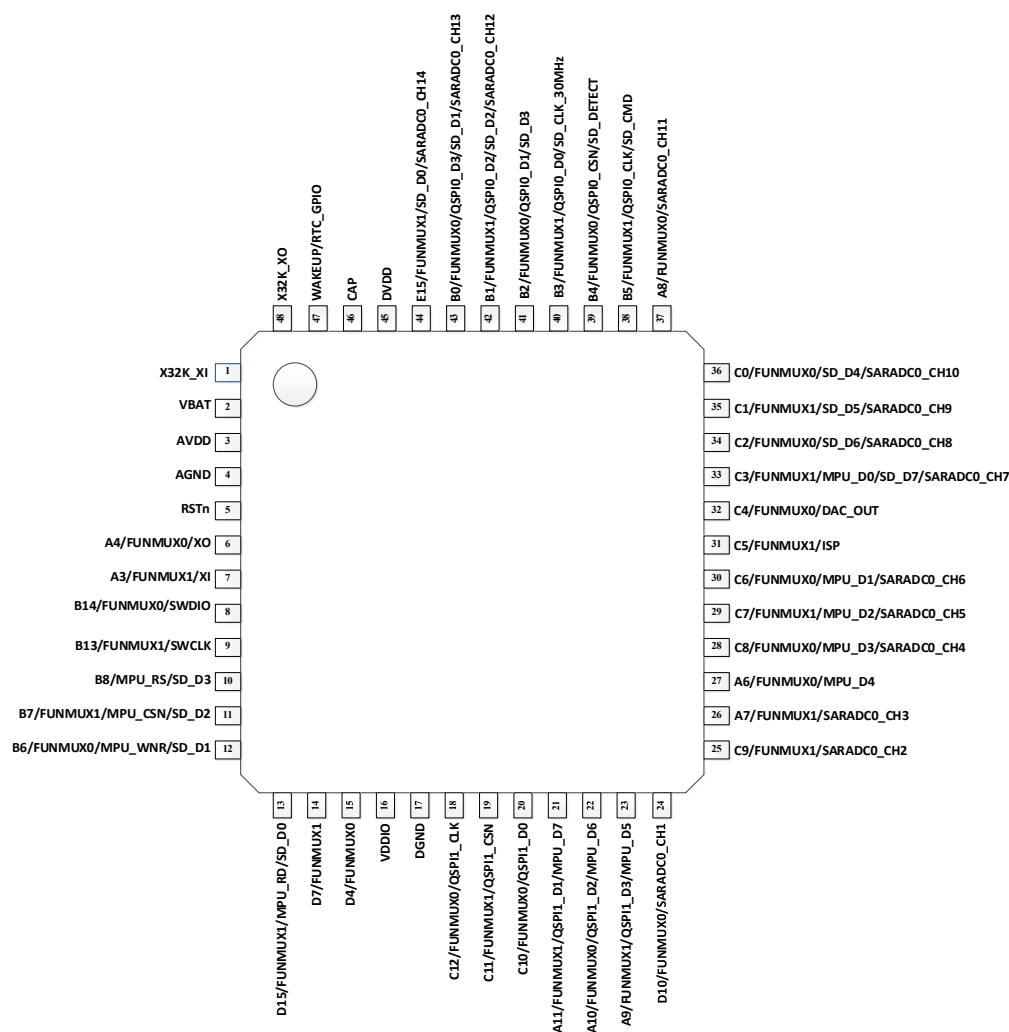


图 5-1 SWM330CGT7 管脚配置图

表格 5-1 SWM330CGT7 管脚描述

管脚号	管脚名称	类型	复位后默认功能	可复用功能/备注
CGT7				
1	X32K_XI	I	/	低频 (32768Hz) 晶振输入引脚
2	VBAT	S	/	备份电池供电
3	AVDD	S	/	模拟电源供电
4	AGND	S	/	模拟电源地
5	RSTn	I	/	复位引脚
6	A4	I/O	PA4	FUNMUX0,XO
7	A3	I/O	PA3	FUNMUX1,XI
8	B14	I/O	PB14	FUNMUX0,SWDIO
9	B13	I/O	PB13	FUNMUX1,SWCLK
10	B8	I/O	PB8	MPU_RS,SD_D3
11	B7	I/O	PB7	FUNMUX1,MPU_CSN,SD_D2
12	B6	I/O	PB6	FUNMUX0,MPU_WNR,SD_D1
13	D15	I/O	PD15	FUNMUX1,MPU_RD,SD_D0
14	D7	I/O	PD7	FUNMUX1
15	D4	I/O	PD4	FUNMUX0
16	VDDIO	S	/	IO 电源
17	DGND	S	/	数字电源地
18	C12	I/O	PC12	FUNMUX0,QSPI1_CLK
19	C11	I/O	PC11	FUNMUX1,QSPI1_CSN
20	C10	I/O	PC10	FUNMUX0,QSPI1_D0
21	A11	I/O	PA11	FUNMUX1,QSPI1_D1,MPU_D7
22	A10	I/O	PA10	FUNMUX0,QSPI1_D2,MPU_D6
23	A9	I/O	PA9	FUNMUX1,QSPI1_D3,MPU_D5
24	D10	I/O	PD10	FUNMUX0,SARADC0_CH1
25	C9	I/O	PC9	FUNMUX1,SARADC0_CH2

管脚号 CGT7	管脚 名称	类型	复位后 默认功能	可复用功能/备注
26	A7	I/O	PA7	FUNMUX1,SARADC0_CH3
27	A6	I/O	PA6	FUNMUX0,MPU_D4
28	C8	I/O	PC8	FUNMUX0,MPU_D3,SARADC0_CH4
29	C7	I/O	PC7	FUNMUX1,MPU_D2,SARADC0_CH5
30	C6	I/O	PC6	FUNMUX0,MPU_D1,SARADC0_CH6
31	C5	I/O	PC5	FUNMUX1,ISP
32	C4	I/O	PC4	FUNMUX0,DAC_OUT
33	C3	I/O	PC3	FUNMUX1,MPU_D0,SD_D7,SARADC0_CH7
34	C2	I/O	PC2	FUNMUX0,SD_D6,SARADC0_CH8
35	C1	I/O	PC1	FUNMUX1,SD_D5,SARADC0_CH9
36	C0	I/O	PC0	FUNMUX0,SD_D4,SARADC0_CH10
37	A8	I/O	PA8	FUNMUX0,SARADC0_CH11
38	B5	I/O	PB5	FUNMUX1,QSPI0_CLK,SD_CMD
39	B4	I/O	PB4	FUNMUX0,QSPI0_CSN,SD_DETECT
40	B3	I/O	PB3	FUNMUX1,QSPI0_D0,SD_CLK_30MHz
41	B2	I/O	PB2	FUNMUX0,QSPI0_D1,SD_D3
42	B1	I/O	PB1	FUNMUX1,QSPI0_D2,SD_D2,SARADC0_CH12
43	B0	I/O	PB0	FUNMUX0,QSPI0_D3,SD_D1,SARADC0_CH13
44	E15	I/O	PE15	FUNMUX1,SD_D0,SARADC0_CH14
45	DVDD	S	/	数字电源供电
46	CAP	S	/	接 LDO 稳压电容, 需要对地连接一个 1uF 电容
47	WAKEUP	I/O	RTC_GPIO	STOP 模式唤醒引脚
48	X32K_XO	O	/	低频 (32768Hz) 晶振输出引脚

5.2 SWM330RGU7

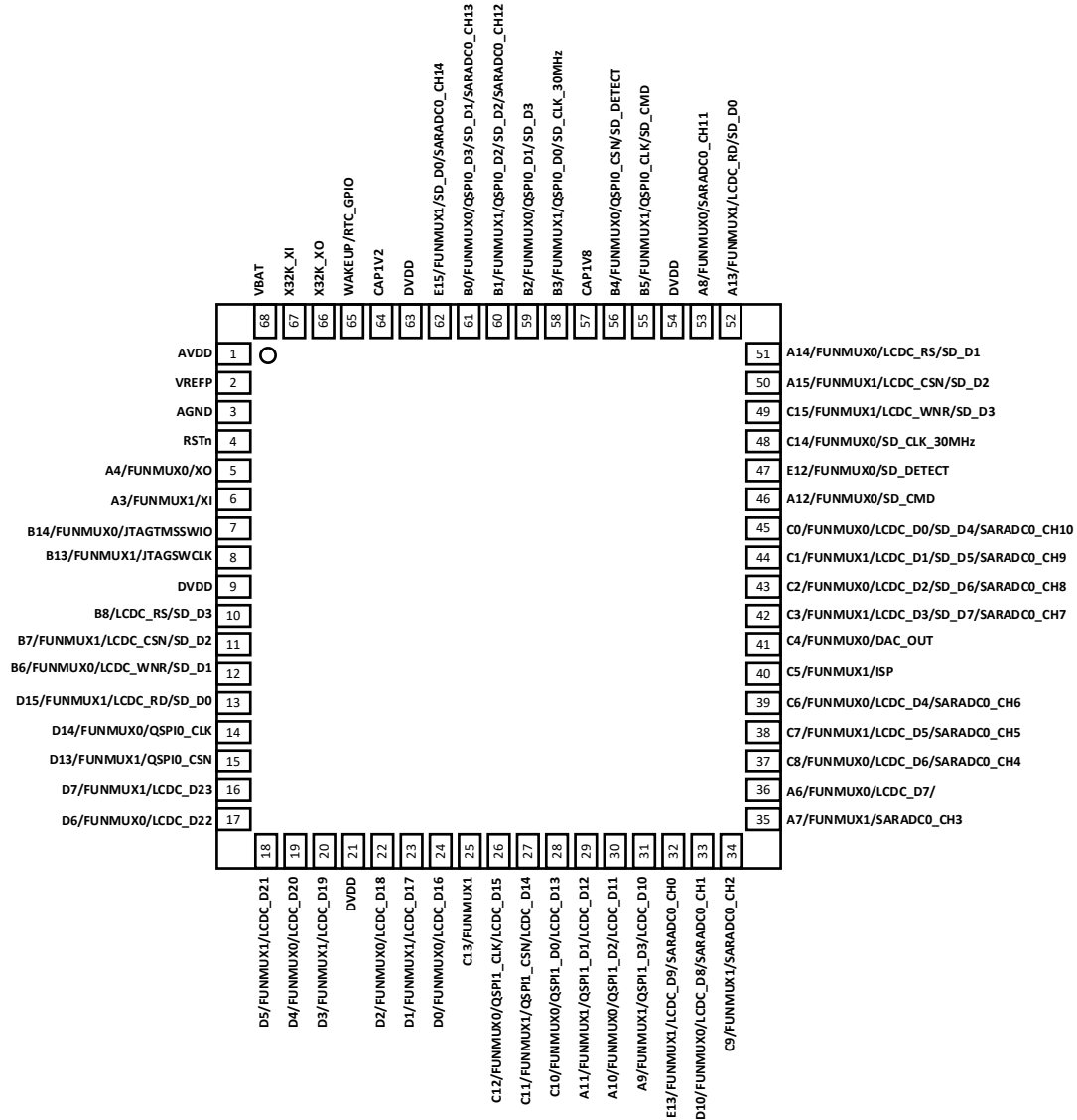


图 5-2 SWM330RGU7 管脚配置图

表格 5-2 SWM330RGU7 管脚描述

管脚号	管脚名称	类型	复位后默认功能	可复用功能/备注
RGU7				
1	AVDD	S	/	模拟电源供电
2	VREFP	S	/	ADC 参考电压脚
3	AGND	S	/	模拟电源地
4	RSTn	I	/	复位引脚
5	A4	I/O	PA4	FUNMUX0,XO
6	A3	I/O	PA3	FUNMUX1,XI
7	B14	I/O	PB14	FUNMUX0,JTAGTMSSWIO
8	B13	I/O	PB13	FUNMUX1,JTAGSWCLK
9	DVDD	S	/	数字电源 3.3V 供电
10	B8	I/O	PB8	LCDC_RS,SD_D3
11	B7	I/O	PB7	FUNMUX1,LCDC_CSN,SD_D2
12	B6	I/O	PB6	FUNMUX0,LCDC_WNR,SD_D1
13	D15	I/O	PD15	FUNMUX1,LCDC_RD,SD_D0
14	D14	I/O	PD14	FUNMUX0,QSPI0_CLK,DCMI_HSYNC
15	D13	I/O	PD13	FUNMUX1,QSPI0_CSN,DCMI_VSYNC
16	D7	I/O	PD7	FUNMUX1,LCDC_D23
17	D6	I/O	PD6	FUNMUX0,LCDC_D22
18	D5	I/O	PD5	FUNMUX1,LCDC_D21
19	D4	I/O	PD4	FUNMUX0,LCDC_D20
20	D3	I/O	PD3	FUNMUX1,LCDC_D19
21	DVDD	S	/	数字电源 3.3V 供电
22	D2	I/O	PD2	FUNMUX0,LCDC_D18
23	D1	I/O	PD1	FUNMUX1,LCDC_D17
24	D0	I/O	PD0	FUNMUX0,LCDC_D16

管脚号 RGU 7	管脚名称	类型	复位后默认功能	可复用功能/备注
25	C13	I/O	PC13	FUNMUX1
26	C12	I/O	PC12	FUNMUX0,QSPI1_CLK,LCDC_D15
27	C11	I/O	PC11	FUNMUX1,QSPI1_CSN,LCDC_D14
28	C10	I/O	PC10	FUNMUX0,QSPI1_D0,LCDC_D13
29	A11	I/O	PA11	FUNMUX1,QSPI1_D1,LCDC_D12
30	A10	I/O	PA10	FUNMUX0,QSPI1_D2,LCDC_D11
31	A9	I/O	PA9	FUNMUX1,QSPI1_D3,LCDC_D10
32	E13	I/O	PE13	FUNMUX1,LCDC_D9,SARADC0_CH0
33	D10	I/O	PD10	FUNMUX0,LCDC_D8,SARADC0_CH1
34	C9	I/O	PC9	FUNMUX1,SARADC0_CH2
35	A7	I/O	PA7	FUNMUX1,SARADC0_CH3
36	A6	I/O	PA6	FUNMUX0,LCDC_D7,
37	C8	I/O	PC8	FUNMUX0,LCDC_D6,DCMI_D10,SARADC0_CH4
38	C7	I/O	PC7	FUNMUX1,LCDC_D5,DCMI_D9,SARADC0_CH5
39	C6	I/O	PC6	FUNMUX0,LCDC_D4,DCMI_D8,SARADC0_CH6
40	C5	I/O	PC5	FUNMUX1,ISP
41	C4	I/O	PC4	FUNMUX0,DCMI_D7,DAC_OUT
42	C3	I/O	PC3	FUNMUX1,LCDC_D3,SD_D7,DCMI_D6,SARADC0_CH7
43	C2	I/O	PC2	FUNMUX0,LCDC_D2,SD_D6,DCMI_D5,SARADC0_CH8
44	C1	I/O	PC1	FUNMUX1,LCDC_D1,SD_D5,DCMI_D4,SARADC0_CH9
45	C0	I/O	PC0	FUNMUX0,LCDC_D0,SD_D4,DCMI_D3,SARADC0_CH10
46	A12	I/O	PA12	FUNMUX0,SD_CMD,DCMI_D2
47	E12	I/O	PE12	FUNMUX0,SD_DETECT,DCMI_D1

管脚号	管脚名称	类型	复位后默认功能	可复用功能/备注
RGU 7				
48	C14	I/O	PC14	FUNMUX0,SD_CLK_30MHz,DCMI_D0
49	C15	I/O	PC15	FUNMUX1,LCDC_WNR,SD_D3
50	A15	I/O	PA15	FUNMUX1,LCDC_CSN,SD_D2
51	A14	I/O	PA14	FUNMUX0,LCDC_RS,SD_D1
52	A13	I/O	PA13	FUNMUX1,LCDC_RD,SD_D0
53	A8	I/O	PA8	FUNMUX0,SARADC0_CH11
54	DVDD	S	/	数字电源 3.3V 供电
55	B5	I/O	PB5	FUNMUX1,QSPI0_CLK,SD_CMD
56	B4	I/O	PB4	FUNMUX0,QSPI0_CSN,SD_DETECT
57	CAP1V8	S	/	1.8VLDO 输出引脚, 接 LDO 稳压电容, 需要对地连接一个 1uF 电容
58	B3	I/O	PB3	FUNMUX1,QSPI0_D0,SD_CLK_30MHz
59	B2	I/O	PB2	FUNMUX0,QSPI0_D1,SD_D3
60	B1	I/O	PB1	FUNMUX1,QSPI0_D2,SD_D2,SARADC0_CH12
61	B0	I/O	PB0	FUNMUX0,QSPI0_D3,SD_D1,SARADC0_CH13
62	E15	I/O	PE15	FUNMUX1,SD_D0,SARADC0_CH14
63	DVDD	S	/	数字电源 3.3V 供电
64	CAP1V2	S	/	1.2VLDO 输出引脚, 接 LDO 稳压电容, 需要对地连接一个 1uF 电容
65	WAKEUP	I/O	RTC_GPIO	STOP 模式唤醒引脚
66	X32K_XO	O	/	低频 (32768Hz) 晶振输出引脚
67	X32K_XI	I	/	低频 (32768Hz) 晶振输入引脚
68	VBAT	S	/	备份电池供电

5.3 SWM33SRGU6

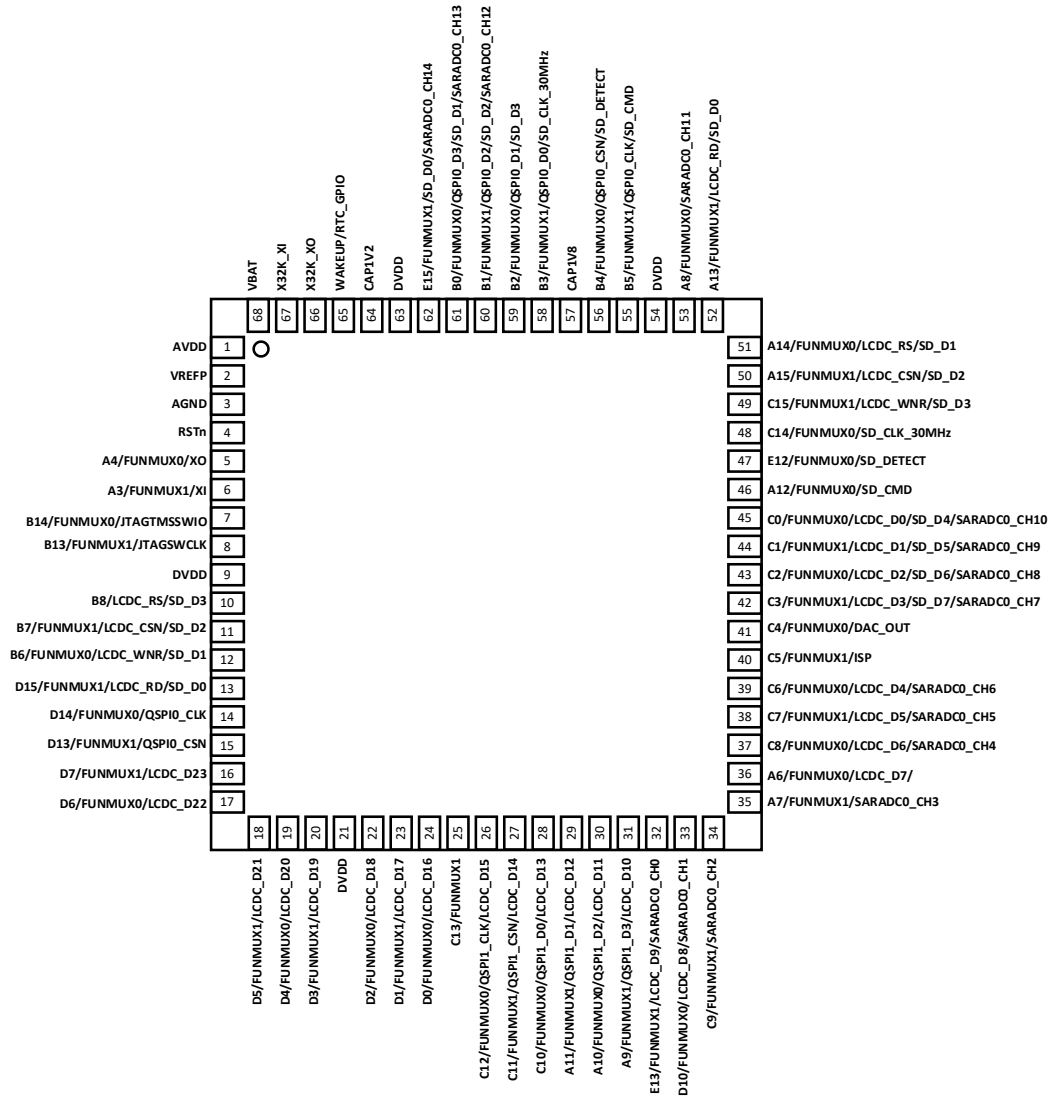


图 5-3 SWM33SRGU6 管脚配置图

表格 5-3 SWM330RGU6 管脚描述

管脚号	管脚名称	类型	复位后默认功能	可复用功能/备注
RGU 7				
1	AVDD	S	/	模拟电源供电
2	VREFP	S	/	ADC 参考电压脚
3	AGND	S	/	模拟电源地
4	RSTn	I	/	复位引脚
5	A4	I/O	PA4	FUNMUX0,XO
6	A3	I/O	PA3	FUNMUX1,XI
7	B14	I/O	PB14	FUNMUX0,JTAGTMSSWIO
8	B13	I/O	PB13	FUNMUX1,JTAGSWCLK
9	DVDD	S	/	数字电源 3.3V 供电
10	B8	I/O	PB8	LCDC_RS,SD_D3
11	B7	I/O	PB7	FUNMUX1,LCDC_CSN,SD_D2
12	B6	I/O	PB6	FUNMUX0,LCDC_WNR,SD_D1
13	D15	I/O	PD15	FUNMUX1,LCDC_RD,SD_D0
14	D14	I/O	PD14	FUNMUX0,QSPI0_CLK,DCMI_HSYNC
15	D13	I/O	PD13	FUNMUX1,QSPI0_CSN,DCMI_VSYNC
16	D7	I/O	PD7	FUNMUX1,LCDC_D23
17	D6	I/O	PD6	FUNMUX0,LCDC_D22
18	D5	I/O	PD5	FUNMUX1,LCDC_D21
19	D4	I/O	PD4	FUNMUX0,LCDC_D20
20	D3	I/O	PD3	FUNMUX1,LCDC_D19
21	DVDD	S	/	数字电源 3.3V 供电
22	D2	I/O	PD2	FUNMUX0,LCDC_D18
23	D1	I/O	PD1	FUNMUX1,LCDC_D17
24	D0	I/O	PD0	FUNMUX0,LCDC_D16

管脚号	管脚名称	类型	复位后默认功能	可复用功能/备注
RGU 7				
25	C13	I/O	PC13	FUNMUX1
26	C12	I/O	PC12	FUNMUX0,QSPI1_CLK,LCDC_D15
27	C11	I/O	PC11	FUNMUX1,QSPI1_CSN,LCDC_D14
28	C10	I/O	PC10	FUNMUX0,QSPI1_D0,LCDC_D13
29	A11	I/O	PA11	FUNMUX1,QSPI1_D1,LCDC_D12
30	A10	I/O	PA10	FUNMUX0,QSPI1_D2,LCDC_D11
31	A9	I/O	PA9	FUNMUX1,QSPI1_D3,LCDC_D10
32	E13	I/O	PE13	FUNMUX1,LCDC_D9,SARADC0_CH0
33	D10	I/O	PD10	FUNMUX0,LCDC_D8,SARADC0_CH1
34	C9	I/O	PC9	FUNMUX1,SARADC0_CH2
35	A7	I/O	PA7	FUNMUX1,SARADC0_CH3
36	A6	I/O	PA6	FUNMUX0,LCDC_D7,
37	C8	I/O	PC8	FUNMUX0,LCDC_D6,DCMI_D10,SARADC0_CH4
38	C7	I/O	PC7	FUNMUX1,LCDC_D5,DCMI_D9,SARADC0_CH5
39	C6	I/O	PC6	FUNMUX0,LCDC_D4,DCMI_D8,SARADC0_CH6
40	C5	I/O	PC5	FUNMUX1,ISP
41	C4	I/O	PC4	FUNMUX0,DCMI_D7,DAC_OUT
42	C3	I/O	PC3	FUNMUX1,LCDC_D3,SD_D7,DCMI_D6,SARADC0_CH7
43	C2	I/O	PC2	FUNMUX0,LCDC_D2,SD_D6,DCMI_D5,SARADC0_CH8
44	C1	I/O	PC1	FUNMUX1,LCDC_D1,SD_D5,DCMI_D4,SARADC0_CH9
45	C0	I/O	PC0	FUNMUX0,LCDC_D0,SD_D4,DCMI_D3,SARADC0_CH10
46	A12	I/O	PA12	FUNMUX0,SD_CMD,DCMI_D2
47	E12	I/O	PE12	FUNMUX0,SD_DETECT,DCMI_D1

管脚号	管脚名称	类型	复位后默认功能	可复用功能/备注
RGU 7				
48	C14	I/O	PC14	FUNMUX0,SD_CLK_30MHz,DCMI_D0
49	C15	I/O	PC15	FUNMUX1,LCDC_WNR,SD_D3
50	A15	I/O	PA15	FUNMUX1,LCDC_CSN,SD_D2
51	A14	I/O	PA14	FUNMUX0,LCDC_RS,SD_D1
52	A13	I/O	PA13	FUNMUX1,LCDC_RD,SD_D0
53	A8	I/O	PA8	FUNMUX0,SARADC0_CH11
54	DVDD	S	/	数字电源 3.3V 供电
55	B5	I/O	PB5	FUNMUX1,QSPI0_CLK,SD_CMD
56	B4	I/O	PB4	FUNMUX0,QSPI0_CSN,SD_DETECT
57	CAP1V8	S	/	1.8VLDO 输出引脚, 接 LDO 稳压电容, 需要对地连接一个 1uF 电容
58	B3	I/O	PB3	FUNMUX1,QSPI0_D0,SD_CLK_30MHz
59	B2	I/O	PB2	FUNMUX0,QSPI0_D1,SD_D3
60	B1	I/O	PB1	FUNMUX1,QSPI0_D2,SD_D2,SARADC0_CH12
61	B0	I/O	PB0	FUNMUX0,QSPI0_D3,SD_D1,SARADC0_CH13
62	E15	I/O	PE15	FUNMUX1,SD_D0,SARADC0_CH14
63	DVDD	S	/	数字电源 3.3V 供电
64	CAP1V2	S	/	1.2VLDO 输出引脚, 接 LDO 稳压电容, 需要对地连接一个 1uF 电容
65	WAKEUP	I/O	RTC_GPIO	STOP 模式唤醒引脚
66	X32K_XO	O	/	低频 (32768Hz) 晶振输出引脚
67	X32K_XI	I	/	低频 (32768Hz) 晶振输入引脚
68	VBAT	S	/	备份电池供电

5.5 FUNMUX 功能配置

具备 FUNMUX0 和 FUNMUX1 功能的引脚拥有丰富的数字功能映射。软件可以根据表格 5-4 和 表格 5-5 配置所需的功能。

表格 5-4 FUNMUX0 功能配置表

编号	功能	编号	功能
00000	UART0_TXD	10000	UART0_CTS
00001	UART1_TXD	10001	UART1_CTS
00010	UART2_TXD	10010	UART2_CTS
00011	UART3_TXD	10011	UART3_CTS
00100	UART4_TXD	10100	UART4_CTS
00101	PWM0_OUTA	10101	CANTX0
00110	PWM0_OUTB	10110	I2C0_CLK
00111	PWM1_OUTA	10111	I2C1_CLK
01000	PWM1_OUTB	11000	I2S0_SCK
01001	TIMER_IN0	11001	I2S0_SD
01010	TIMER_OUT0	11010	SPI0_CLK
01011	BTIMER_OUT0	11011	SPI0_MOSI
01100	BTIMER_OUT2	11100	SARADC_TRIG0
01101	PWM_PLUS0IN	11101	DMA_TRIG0
01110	PWM_BREAK0	11110	
01111	PWM_BREAK2	11111	

表格 5-5 FUNMUX1 功能配置表

编号	功能	编号	功能
00000	UART0_RXD	10000	UART0_RTS
00001	UART1_RXD	10001	UART1_RTS
00010	UART2_RXD	10010	UART2_RTS
00011	UART3_RXD	10011	UART3_RTS
00100	UART4_RXD	10100	UART4_RTS
00101	PWM0_OUTAN	10101	CANRX0
00110	PWM0_OUTBN	10110	I2C0_DAT
00111	PWM1_OUTAN	10111	I2C1_DAT
01000	PWM1_OUTBN	11000	I2S0_MCLK
01001	TIMER_IN1	11001	I2S0_WS
01010	TIMER_OUT1	11010	SPI0_SSN
01011	BTIMER_OUT1	11011	SPI0_MISO
01100	BTIMER_OUT3	11100	SARADC_TRIG1
01101	PWM_PLUS1IN	11101	DMA_TRIG1
01110	PWM_BREAK1	11110	RTC_SEC_PULSE

6. 功能概述

6.1 时钟

SWM330 共有 5 个主时钟源：XTAH (4~24MHz 晶体振荡器)、XTAL (32768Hz 晶体振荡器)、RCHF (8MHz RC 振荡器)、RCLF (32kHz RC 振荡器)、PLL。

除此以外，还有从外部输入的两个独立时钟，分别为 DVP 模块的像素时钟以 SWD 接口调试时钟。

6.2 复位

主数字电路域复位源有：POR、LVR、RSTn、WDT、SWD 复位。模块有独立软复位，这些复位源只对主数字电路有效。

每种复位源的复位范围是不相同的。其中：

- POR、LVR、RSTn 以及 WDT 复位能够复位芯片全局。
- SWD 复位信号不能复位的范围包括复位状态标志寄存器、以及与配置相关的寄存器（包括 SWD 引脚复用、校准值、CHIP ID、数据备份寄存器），除这些电路外可以被 SWD 复位信号复位。
- RTC 数字电路域有独立上电复位源，主数字电源域的复位源不能对 RTC 数字电路进行复位。

6.3 工作模式

SW330 工作模式有：正常工作模式（normal）、睡眠模式(sleep)、深睡眠模式（deepsleep）、停止模式（stop）。

正常工作模式：芯片上电后，默认进入正常工作模式，cpu 通过 rom 或 flash 进行取值，执行程序。

睡眠模式：芯片在正常工作模式下，软件可配置功耗控制寄存器让芯片进入睡眠模式。此时，硬件将系统时钟强制关闭，低频 RC 强制打开（为了进一步降低整体功耗，其他时钟可由软件在进入 stop 前关闭，模拟模块使能可由软件关闭）。在睡眠模式下，可由通过外部 IO（所有 IO）输入或 RTC 中断来唤醒系统（低频 RC 作为唤醒时钟），使系统恢复到正常工作模式。唤醒后的系统时钟为进入 sleep 前所设置的时钟。

深睡眠模式：芯片在正常工作模式下，软件可配置功耗控制寄存器让芯片进入深睡眠模式。在该模式

下，系统时钟和主 LDO 关闭，芯片由低功耗 LDO 供电，进一步降低功耗。深睡眠模式下，SRAM 数据保持，但是只能通过 RTC 进行唤醒，GPIO 不能唤醒。

停止模式：芯片在正常工作模式下，软件可配置功耗控制寄存器，芯片将进入停止模式。在该模式下，数字电路的主 LDO 将关闭，整个数字域电路处于掉电状态。该模式下，只能通过 RTC 唤醒。芯片唤醒后主电源将重新上电启动。

图图 6-1 为描述上电启动，进入和退出低功耗模式的过程。

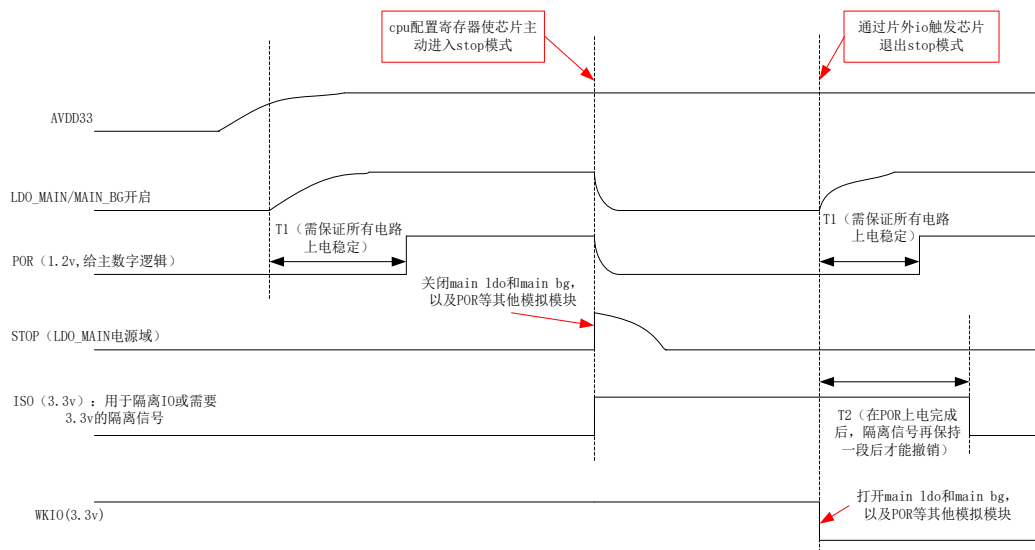


图 6-1 启动和低功耗模式

6.4 存储空间映射

SWM330 控制器为 32 位通用控制器，提供了 4G 字节寻址空间。数据格式仅支持小端格式 (Little-Endian)。

SWM330 集成了高达 96kB 的 SRAM，和系统总线同步，支持零等待访问。

SWM330 集成了高达 1MB 的 FLASH：

- 支持向量表重映射功能
- 支持 CACHE 单周期取指
- 支持 ISP (在系统编程) 更新用户程序
- 支持自定义 BOOT 程序

SWM330 通过 QSPI 模块储存空间映射功能，可以直接访问外部 QSPI 存储器，扩展存储空间。表格

6-1 给出存储空间映射和外设模块寄存器基地址。详细寄存器描述请参考芯片参考手册。

表格 6-1 存储器映射

起始	结束	模块
0x00000000	0x000FFFFF	CODE 区
0x20000000	0x20017FFF	RAM 区
0x70000000	0x7FFFFFFF	QSPI 直接存储访问区, 其中 0x70000000~0x77FFFFFF 为 QSPI0 存储访问区 (128M) 0x78000000~0x780007FF 为 QSPI0 寄存器访问区
0x40000000	0x400007FF	SYSCON
0x40000800	0x40000FFF	DMA
0x40001000	0x400017FF	SDIO
0x40001800	0x40001FFF	LCDC
0x40002000	0x400027FF	CRC
0x40002800	0x40002FFF	SRA
0x40003000	0x400037FF	DMA2D
0x40003800	0x40003FFF	DCMI
0x40004000	0x40004FFF	JPEG_DEC
0x40005000	0x400057FF	RAPDI_DMA
0x40040000	0x400407FF	GPIOA
0x40040800	0x40040FFF	GPIOB
0x40041000	0x400417FF	GPIOC
0x40041800	0x40041FFF	GPIOD
0x40042000	0x400427FF	SPI0
0x40042800	0x40042FFF	I2S0
0x40043000	0x400437FF	DAC_CTRL
0x40043800	0x40043FFF	SARADC CTRL0
0x40044000	0x400447FF	TIMER_SUPER
0x40044800	0x40044FFF	TIMER_BASE
0x40045000	0x400457FF	PWM_WEC
0x40045800	0x40045FFF	EMBFASH_CTRL REG
0x400A0000	0x400A07FF	IO_CONFIG

0x400A0800	0x400A0FFF	WDT
0x400A1000	0x400A17FF	UART0
0x400A1800	0x400A1FFF	UART1
0x400A2000	0x400A27FF	UART2
0x400A2800	0x400A2FFF	UART3
0x400A3000	0x400A37FF	UART4
0x400A3800	0x400A3FFF	RTC
0x400A4000	0x400A47FF	I2C0
0x400A4800	0x400A4FFF	I2C1
0x400A5000	0x400A57FF	CAN0
0x400A5800	0x400A5FFF	ANALOG CTRL
0x400A6000	0x400A67FF	GPIOE

6.5 中断控制器 (NVIC)

STAR-MC1 提供了“嵌套向量中断控制器 (NVIC)”用以管理中断事件。

更多细节请参阅“STAR-MC1 技术参考手册”及“ARM® CoreSight 技术参考手册”。

中断优先级分为 16 级，可通过中断优先级配置寄存器 (IRQn) 进行配置。中断发生时，内核比较中断优先级，并自动获取入口地址，并保护环境，将指定寄存器中数据入栈，无需软件参与。中断服务程序结束后，由硬件完成出栈工作。同时支持“尾链”模式及“迟至”模式，有效的优化了中断发生及背对背中断的执行效率，提高了中断的实时性

表格 6-2 中断向量表

中断源	外设中断	地址
0	UART0	0x00000000
1	UART1	0x00000004
2	UART2	0x00000008
3	UART3	0x0000000C
4	UART4	0x00000010
5	PWM_CH0	0x00000014
6	PWM_CH1	0x00000018
7	PWM_HALT	0x0000001C
8	SPI0	0x00000020
9	I2S0	0x00000024

中断源	外设中断	地址
10	SARADC0	0x00000028
11	BTIMER0	0x0000002C
12	BTIMER1	0x00000030
13	BTIMER2	0x00000034
14	BTIMER3	0x00000038
15	TIMER0	0x0000003C
16	TIMER1	0x00000040
17	CAN0	0x00000044
18	I2C0	0x00000048
19	I2C1	0x0000004C
20	DMA	0x00000050
21	DMA2D	0x00000054
22	BOD	0x00000058
23	QSPI0	0x0000005C
24	QSPI1	0x00000060
25	SRA	0x00000064
26	DCMI	0x00000068
27	LCDC	0x0000006C
28	JPEG	0x00000070
29	SDIO	0x00000074
30	WDT	0x00000078
31	RTC	0x0000007C
32	EXTI0(GPIO_BIT0)	0x00000080
33	EXTI1(GPIO_BIT1)	0x00000084
34	EXTI2(GPIO_BIT2)	0x00000088
35	EXTI3(GPIO_BIT3)	0x0000008C
36	EXTI4(GPIO_BIT4)	0x00000090
37	EXTI5(GPIO_BIT5)	0x00000094
38	EXTI6(GPIO_BIT6)	0x00000098
39	EXTI7(GPIO_BIT7)	0x0000009C
40	EXTI8(GPIO_BIT8~11)	0x000000A0
41	EXTI9(GPIO_BIT12~15)	0x000000A4
42	XTAL_STOP_DET	0x000000A8
43	RAPID_DMA	0x000000AC

6.6 系统管理 (SYSCON)

系统管理为整个芯片提供时钟源，包括系统时钟切换、外设时钟门控、工作模式选择、数据备份以及版本控制等功能。还可通过单独时钟的开或关，时钟源选择来进行功耗控制。

模块特性：

- 时钟控制
- 工作模式选择
- 端口唤醒设置
- 低电压复位 LVR
- 可编程电压检测 PVD
- 复位控制及状态
- UID
- 数据备份寄存器 (VDD 电源域)

芯片低功耗模式，低压复位功能，以及低频外部晶体振荡器配置，需要通过映射到 RTC 寄存器地址空间的相关寄存器配置。

SYSCON 数据备份寄存器有别于 RTC 模块的 20 个数据备份寄存器，只能在 VDD 电源域工作。在只有 VBAT 供电情况下，只能使用 RTC 模块的数据备份寄存器。

6.7 端口控制 (PORTCON)

端口控制模块主要功能为配置 IO 功能。

模块特性：

- 配置 I/O 引脚为特定功能
- 支持上拉/下拉/推挽/开漏功能
- 支持驱动强度和斜率控制
- 配置管脚输入使能

6.8 通用 I/O (GPIO)

通用输入输出模块 (GPIO) 主要功能包括数据控制、中断控制等功能。

- 每个 IO 均支持位带功能
- 每个 IO 均可触发中断
- 中断触发条件可配置，支持电平触发/边沿触发
 - 电平触发支持高电平/低电平
 - 边沿触发中断可配置为上升沿/下降沿/双边沿触发
- 每个 IO 均支持上拉/下拉/推挽/开漏功能

6.9 加强型定时器 (TIMER)

每个 TIMER 模块均具备定时器功能（使用片内时钟作为计数基准）和计数器功能（使用片外时钟作为计数基准）、输出比较及输入捕获功能。

模块特性：

- 2 路 32 位通用定时器
 - 24 位计数器
 - 8 位预分频
- 可单独配置计时触发条件为内部时钟或者外部输入
- 支持脉冲捕获及宽度测量，检测脉冲极性可配
- 支持脉冲发送功能，可作为 PWM 使用
- 输出可作为外部触发事件信号
- 定时器溢出脉冲输出，可用于触发 ADC

6.10 基础定时器 (BTIMER)

每个 BTIMER 模块均具备定时器功能，并具备一个 8 位分频器，每个定时器具备独立中断源。

模块特性：

- 4 路 24 位通用定时器
- 每路均具备独立 8 位预分频
- 独立中断源
- PWM 输出功能

6.11 看门狗 (WDT)

看门狗定时器 (WDT) 主要用于控制程序流程正确，在程序流长时间未按既定流程执行指定程序

的情况下产生中断或复位芯片。

模块特性：

- 产生计数器溢出复位信号，复位信号使能可配
- 具有 16 位计数位宽，可配置灵活、宽范围的溢出周期
- 具有中断功能
- 时钟源为 32kHz 低频 RC 振荡器

6.12 脉冲宽度调制发生器 (PWM)

PWM 模块用于实现芯片输出特定的方波，控制外部元器件，如步进电机等。计数器可以通过 APB 总线读写寄存器、和外部硬件同时控制，实现计数过程的控制。同时，CPU 和外部硬件也可以共同实现对输出 PWM 信号的控制。

PWM 模块提供了 2 组 (PWM0、PMW1)、8 路 (PWM0A、PWM0B、PWM0AN、PWM0BN、PWM1A、PWM1B、PWM1AN、PWM1BN) 独立通道，支持边沿模式、中心对称模式。

中心对称模式下，输出是互补输出。如 PWM0A 驱动 PWM0A 和 PWM0AN 两个输出信号，两个信号周期相等、电平值相反，且可设置死区。

模块特性：

- 2 组 16 位宽 PWM 控制，每组 PWM 支持 4 路 PWM 输出 (A/AN/B/BN 路)，最多可产生 8 路 PWM 信号
- 每组 PWM 支持 4 个翻转点 (非对称中心对齐模式下，每路输出支持 2 个翻转点，其他情况下每路支持 1 个翻转点)
- 支持 CPU 和外部信号两个控制源，同时控制计数器的启动、停止、输出 MASK、配置更新四种操作，同时外部信号还可以控制计数器的暂停操作
- 提供新周期开始中断，高电平结束中断、刹车中断以及中心对称模式下的半周期中断
- 最多支持 7 路外部信号控制源和 3 路外部 HALT 信号，支持对低 4 路外部信号和 3 路外部 HALT 信号进行滤波功能，支持不滤波、过滤 4/8/16pclk 宽度四种配置
- 支持 PWM 计数周期、翻转周期、死区值、trigger 值的动态配置，先发起更新请求，并在周期溢出时完成更新
- 支持输出两种类型的触发信号，计数器比较匹配触发和计数器溢出触发
- 可选择初始输出电平选择
- PWM 输出的固定值可配
- PWM 空闲状态下的输出可配
- 支持刹车功能
- 支持硬件自动触发 ADC 采样

6.13 实时时钟 (RTC)

实时时钟 (RTC) 是一个独立的 BCD 定时器/计数器。RTC 提供一个日历时钟、两个可编程闹钟中断, 以及一个具有中断功能的周期性可编程唤醒标志。RTC 还包含用于管理低功耗模式的自动唤醒单元。

模块特性:

- 包含亚秒、秒、分钟、小时 (12/24 小时制)、星期几、日期、月份和年份的日历
- 软件可编程的夏令时补偿
- 两个具有中断功能的可编程闹钟。可通过任意日历字段的组合驱动闹钟
- 自动唤醒单元, 可周期性地生成标志以触发自动唤醒中断
- 利用亚秒级移位特性与外部时钟实现精确同步
- 可屏蔽中断/事件: 闹钟 A, 闹钟, 唤醒中断, 时间戳, 入侵检测
- 数字校准电路 (周期性计数器调整)
 - 精度为 5 ppm
 - 精度为 0.95 ppm, 在数秒钟的校准窗口中获得
- 用于事件保存的时间戳功能 (1 个事件)
- 入侵检测:
 - 1 个带可配置过滤器和内部上拉的入侵事件
- 20 个备份寄存器 (80 字节)。发生入侵检测事件时, 将复位备份寄存器
- 复用功能输出 (RTC_OUT), 可选择以下两个输出之一:
 - RTC_CALIB: 512 Hz 或 1 Hz 时钟输出 (LSE 频率为 32.768 kHz)
 - 可通过将 RTC_CR 寄存器中的 COE[23] 位置 1 来使能此输出
 - RTC_ALARM (闹钟 A、闹钟 B 或唤醒)
- RTC 复用功能输入:
 - RTC_TS: 时间戳事件检测
 - RTC_TAMP1: TAMPER1 事件检测

6.14 UART 接口控制器 (UART)

UART 模块支持波特率配置, 最高速度可达到模块时钟 16 分频。具备深度为 8 的 FIFO, 同时提供了多种中断供选择。

模块特性:

- 支持标准的 UART 协议
- 支持全双工模式
- 支持波特率可配置

- 支持 8 位/9 位数据格式选择
- 可配置的奇偶校验位
- 支持 1 位/2 位停止位选择
- 支持波特率自动调整
- 深度为 8 字节的发送和接收 FIFO
- 支持 break 操作自动检测
- 支持接收超时中断
- 支持发送/接收数据 LSB/MSB 选择
- 支持发送/接收数据电平反向

6.15 I2C 总线控制器 (I2C)

I2C 模块提供了 Master 模式及 Slave 模式。

模块特性：

- 支持通过 APB 总线进行配置
- 支持 Master, Slave 两种模式
- 支持 I2C 输入信号数字滤波
- 支持 Standard-mode (100kbps)、Fast-mode (400kbps)、Fast-mode Plus (1Mbps)
- SCL/SDA 线上数据可读
- Master 模式特性：支持 Clock Synchronization
 - 支持多 Master 总线仲裁
 - 支持 Clock Stretching, Slave 器件可通过拉低 SCL 延长时钟来占据总线
 - 支持 SCL LOW 超时报警
 - 支持读、写操作
 - 支持发出的 SCL 时钟周期最大为 $(2^{17}) \times PCLK$
 - SCL 时钟占空比可配置
- Slave 模式特性：
 - 支持多 Slave
 - 支持 7 位、10 位两种地址模式
 - 支持地址 Mask, 一个 Slave 器件可以占用多个地址
 - ◆ 7 位地址模式, 一个 Slave 器件最多可占用 128 个地址
 - ◆ 10 位地址模式, 一个 Slave 器件最多可占用 256 个地址
 - 支持 Clock Stretching, 通过拉低 SCL 延长时钟占据总线
 - 支持读、写操作

6.16 SPI 总线控制器 (SPI)

SPI 是一种用于全双工模式的串行同步数据通讯协议。该模块为支持 SPI 通讯协议的接口控制模块，它支持主/从工作模式，并可通过 4 线实现设备的通讯。

SPI 模块支持 SPI 模式及 SSI 模式。SPI 模式下支持 MASTER 模式及 SLAVE 模式。具备深度为 8 的 FIFO，速率及帧宽度可灵活配置。

模块特性：

- 支持主机模式和从机模式
- 支持 SPI 和 SSI 两种帧结构
- 内置深度为 8 的 FIFO，作为接收和发送数据的缓存
- 数据位数 4~16 位可配置
- 可编程时钟极性和相位
- 支持 LSB 和 MSB 可配置

6.17 QSPI 总线控制器 (QSPI)

QSPI 专用于和外部存储器通信的接口，支持单线，双线，四线模式。

SWM330 的 QSPI0 支持内存直接映射访问和从模式。

模块特性：

- AHB Slave 接口：CPU Master/DMA 通过 AHB 访问 QSPI 接口模块
- QSPI Master 接口：可访问外置 SPI Flash
- 三种功能模式
 - 间接模式
 - 间接读写，支持单、双、四线 IO 模式
 - 具有完全可编程操作码和帧格式
 - 状态轮询模式
 - 自动读取 Flash 状态，不占用总线
 - 内存映射模式
 - 具有预取缓存操作
 - 只允许总线读操作，不可写
- 允许 8、16 和 32 位数据访问
- 间接模式读写专用深度为 16 的 FIFO 缓冲区
- AHB 总线内存映射专用缓存，最大可寻址空间 128MB

6.18 局域网控制器 (CAN)

CAN 接口兼容规范 2.0A 和 2.0B，支持协议 2.0A(11 位标识符)和 2.0B (29 位标识符)，最大 1 Mbit/s 的比特率，与物理层相连需要连接额外的硬件收发器

模块特性：

- 支持协议 2.0A (11 位标识符) 和 2.0B (29 位标识符)
- 支持最大 1 Mbit/s 的比特率
- 提供 128 字节的接收 FIFO
- 提供 32 个 16 位或 16 个 32 位的滤波器
- 提供可掩蔽中断
- 为自检操作提供可编程环回模式

6.19 I2S 数字音频总线控制器 (I2S)

I2S 接口可用于使用 I2S 音频协议与外部器件进行通信，在从模式或主模式下进行半双工通信。

模块特性：

- 单工通信（仅发送或接收）
- 主或者从操作
- 12 位线性可编程预分频器，获得精确的音频采样频率（8K 到 96KHz）
- 数据格式可以是 8 位，16 位，24 位或 32 位
- 音频信道固定数据包帧为 16 位或 32 位
- 可编程的时钟极性（稳定态）
- 内置深度为 8 的 FIFO，作为接收和发送数据的缓存
- 支持 DMA
- 支持 I2S 协议标准
 - 飞利浦标准
 - MSB 左对齐标准
 - LSB 右对齐标准
 - PCM 标准（长帧或短帧）
- 数据方向总是 MSB 优先发送
- 主时钟可以输出 到外部音频设备，比率固定为 256 倍音频采样频率

6.20 SDIO 接口 (SDIO)

SDIO 模块控制器支持多媒体卡 (MMC)、SD 存储卡、SDIO 卡等设备, 可以使用软件方法或者 DMA 方法 (SDIO 模块内部 DMA, 与芯片 DMA 模块无关) 进行数据传输。

模块特性:

- 兼容 SD 主机控制标准规范 2.0
- 兼容 SDIO 卡规范 2.0
- 兼容 SD 存储卡规范 2.0 (Draft 版本)
- 兼容 SD 存储卡安全规范 1.01
- 兼容 MMC 规范标准 3.31、4.2 和 4.3
- 支持 DMA 和非 DMA 操作两种模式
- 支持 MMC Plus 和 MMC Mobile
- 卡检测 (插入/移除)
- 可变时钟频率: 0~52MHz
- 支持 1 位、4 位、8 位的 SD 模式
- 支持多媒体卡中断模式
- 4 位 SD 模式下, 传输速率高达 100Mbits/S
- 8 位 SD 模式下, 传输速率高达 416Mbits/S
- 支持读写控制, 暂停/恢复操作
- 支持 MMC4.3 卡纠错
- 支持 CRC 循环冗余校验

6.21 直接内存存取控制器(DMA)

DMA 控制器通过与 CPU 内核共享系统总线来执行直接内存传输。

DMA 控制器支持特定外设 (UART, SPI, I2S, QSPI, SARADC) 和存储器 (SRAM) 之间或总线地址和存储器 (SRAM) 之间的高速数据传输, 无需 CPU 干涉, 数据可以快速的通过 DMA 传输, 从而节省了 CPU 的资源来做其他操作。

模块特性:

- 4 个独立的可配置的通道
- 每个通道都直接连接专用的硬件 DMA 请求, 每个通道都同样支持软件触发。这些功能通过软件来配置
- 多个请求间的优先权可以通过软件编程设置, 优先权设置相等时由硬件决定(请求 0 优先于请

求 1，依此类推)

- 支持传输宽度（字节、半字、全字）可配置。源和目标地址必须按数据传输宽度对齐
- 支持循环的缓冲器管理
- 支持步进（TIMER 触发）传输
- 每个通道都有 3 个事件标志（DMA 自定义数目传输完成、DMA 传输完成和 DMA 传输出错），这 3 个事件标志逻辑或成为一个单独的中断请求。
- 支持存储器和存储器间的传输
- 支持外设和存储器、存储器和外设之间的传输
- 可编程的数据传输数目：最大为 65535

6.22 快速 DMA (RDMA)

Rapid DMA 模块专用于高速存储之间的数据搬运，用于弥补通用 DMA 在性能方面的不足，匹配图形相关应用的需求。

模块特性：

- 在 FLASH, SRAM, QSPI 之间进行 DMA 搬运
- 支持 Burst 搬运，可配置最大 Burst 长度
- 可配置 DMA 总线操作之间的 GAP 长度，以防止 DMA 长期占用总线
- 支持 BYTE, HWORD, WORD 三种长度的 DMA 搬运
- 支持与 QSPI 模块之间握手操作，用于 QSPI 模块的间接读写
- 可配置传输数目中断指示
- 只有一个 DMA 通道

6.23 DMA2D 控制器 (DMA2D)

DMA2D 是专用于图像处理的专业 DMA。它可以执行下列操作：

- 用特定颜色填充目标图像的一部分或全部
- 将源图像的一部分（或全部）复制到目标图像的一部分（或全部）中
- 通过像素格式转换将源图像的一部分（或全部）复制到目标图像的一部分（或全部）中
- 将像素格式不同的两个源图像部分和/或全部混合，再将结果复制到颜色格式不同的部分或整个目标像中

根据同系产品中 JPEG 图像硬件解码器和 LCD 显示驱动模块的特性，DMA2D 只支持直接颜色模式的

RGB888, RGB565 和 ARGB8888 三种格式, 不支持索引颜色模式。DMA2D 只进行图像数据的转换与搬运, 不直接产生显示驱动信号, 需要与 LCD 显示模块配合使用。

模块特色:

- 用户可编程工作区大小
- 接口支持 HALFWORD 和 WORD 操作
- 用户可编程源区域和目标区域的偏移
- 用户可编程整个存储空间的源地址和目标地址
- 最多支持 2 个源的混合操作
- Alpha 值可修改 (源值、固定值或调制的值)
- 用户可编程源颜色格式和目标颜色格式
- 支持 RGB888, RGB565 以及 ARGB8888 三种颜色格式
- 支持 5 种工作模式: 寄存器到存储器、存储器到存储器、存储器到存储器且支持像素格式转换、存储器到存储器且支持像素格式转换和混合、存储器到存储器普通数据搬运
- 可使用固定颜色进行区域填充
- 可从一个区域复制到另一个区域
- 在源图像和目标图像之间进行复制时进行像素格式转换
- 支持从颜色格式不同的两幅源图像复制并合混合
- 支持配置错误时生成中断
- 支持处理完成时生成中断
- 支持通用 DMA 搬运时根据配置传输阈值生成中断
- 支持 AHB 总线带宽占用率调节

6.24 LCD 驱动模块(LCDC)

LCDC 模块用于实现外部 LCD 的接口, 在 CPU 的控制下, 将需要显示的数据送到外部 LCD 显示屏进行显示。数据可以存放在 SRAM 中, 也可以放在外部的存储器中。CPU 通过 APB Slave 接口对 LCDC 进行配置, 数据的搬运过程由 LCDC 内部的 DMA 通过 AHB Master 接口完成。

模块特性:

- 支持同步接口
 - 接口时序可调
 - 输出时钟可配置为空闲时关闭
 - 支持 RGB888 格式, 向下兼容 RGB565 格式
 - 支持背景混合显示
 - 背景色可配置
- 支持 MPU 接口

- 16bit 模式与 8bit 模式, 8bit 模式字节序可配
- 接口时序参数可配
- 只支持 RGB565 格式
- 只支持单图层显示, 不支持背景色配置与图层混合
- 支持最高分辨率 8192*8192, 实际分辨率可以配置
- 支持 color keying, 内置 DMA, 显存深度 64*32bit
- 源数据图像每行像素数可以大于显示层的每行像素数

6.25 JPEG 图像硬件解码器 (JPEG)

内嵌 JPEG 图像解码器支持 JPEG Sequential DCT-based baseline 格式的图片解码。

模块特性:

- 基于 DCT 的顺序基准流程
- 8 位色深 (采样精度)
- 最多支持 2 个 DC/AC Huffman 表
- 最多支持 3 个量化表
- 支持 2048 x 2048 像素
- 图像扫描模式
 - 交错式 (3 个组件)
 - 非交错式 (1 个分量)
- 图像输出格式
 - YUV420 / 422/444
 - RGB565 / RGB888x / RGB888
 - BW (8 位灰度)
 - 支持 YUV2RGB 转换
- 重启间隔解码
- 中断机制
 - 电平触发中断输出
 - 帧结束中断
 - 流空中断
 - 解码错误中断

6.26 图像缩放和旋转处理器 (SRA)

SRA 实现对图像的任意角度旋转和缩放，支持多种图像格式，支持图像裁剪，旋转抗锯齿和支持背景图层叠加。

模块特性：

- 内存到内存的处理模式
- 旋转
 - 任意角度：0-360 degree
 - 1 度步长
- 缩放
 - 系数：1/2 - 4
 - 1 像素步长
- 分辨率高达 4096 x 4096
- 源图像格式:
 - 单色 8-bit 格式
 - RGB 格式
 - RGB565/RGB888/XRGB8888
 - ARGB8565/ARGBX8565/ARGB8888
- 输出图像格式
 - 单色 8-bit 格式
 - RGB 格式
 - RGB565/RGB888/XRGB8888
 - ARGB8565/ARGBX8565/ARGB8888
- 图层叠加 (Alpha Blending)
- 支持图像抗锯齿 (anti-aliasing) 功能 mode

6.27 DVP 摄像头接口 (DVP)

DVP (数字相机接口) 是一种同步并行接口，能够接收来自外部 CMOS 相机模块的高速数据流。

它是一个从属接口，外部时钟和数据流控制由外部设备提供。

模块特性：

- DVP 接口
 - 支持最大 14 位数据总线

- 支持 HREF、VSYNC 等同步信号
- 数据格式
 - 可配置 8/10/12/14 位逐行数据宽度模式
 - 支持 YCbCr 4:2:2, RGB 565 逐行视频
 - 支持 JPEG 压缩格式
- 支持快照模式和连续模式
- 支持裁剪功能
- 支持最大 1600 x 1200 分辨率
- 支持图像下采样：帧，行，字节选择
- 支持 DMA 访问

6.28 CRC 计算单元 (CRC)

CRC 模块主要应用于核实数据传输或者数据存储的正确性和完整性。

模块特性：

- 支持的多项式
 - $x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x + 1$
 - $x^{16} + x^{12} + x^5 + 1$
 - $x^{16} + x^{15} + x^2 + 1$
 - $x^8 + x^2 + x + 1$
- 支持输出结果设置，包括翻转、取反
- 支持初始值自定义
- 支持输入可选择取反

6.29 模数转换器 (ADC)

SWM330 内置 1 个 12 位高精度 SAR ADC，采样率高达 1MSPS。

模块特性：

- CPU、PWM、Timer 及外部 IO 触发 ADC 操作模式
- 独立 4 种序列实现对 16 通道的配置选择
 - 0 和 1 序列采用 16 级 FIFO 进行采样数据存储
 - 2 和 3 序列采用 8 级 FIFO 进行采样数据的存储
- 每个序列支持一次启动多次采样，采样次数可配置，最大可配置 256 次

- 支持采样取平均操作
- 支持 DMA 数据读取
- 支持获取数据数值上限和下限判断的功能
- 支持采样时间间隔可配置
- 支持 2.4V、VDD、及外部基准
- 内嵌 1 路温度传感器 (TEMPSENSE)

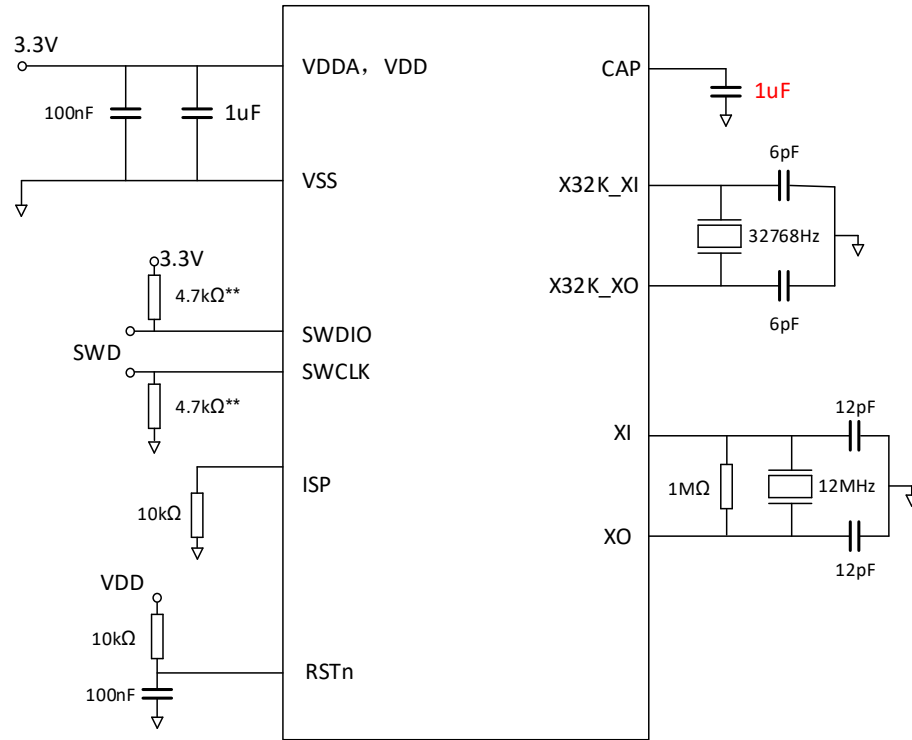
6.30 数模转换器 (DAC)

DAC 模块是 12 位电压输出数模转换器。DAC 可以按 8 位或 12 位模式进行配置。可通过一个输入参考电压引脚 VREFP (与 ADC 共享) 来提高精度。

模块特性：

- 电压输出范围 0~VREF
- 12/8-bit 数据输入，可选高位或低位对齐
- 可配置电阻模式输出或者缓冲器输出

7. 最小系统电路



** SWCLK, SWDIO 电阻根据烧录器和调试器自带的上下拉电阻适配

图 7-1 最小系统示意图

8. 电气特性

本章提供了本系列芯片电气参数，包括额定值，DC 参数及 AC 参数。

8.1 绝对最大额定值

注意: 绝对最大额定值是可能给器件带来物理性损伤或者影响稳定性的额定值，必须在不超过额定值的情况下使用此器件。

表格 8-1 绝对最大额定值

符号	参数	最小值	最大值	单位
$V_{DD} - V_{SS}$	外供主电源电压	-0.3	4.0	V
$V_{DDA} - V_{SS}$	外供模拟电源电压	-0.3	3.6	V
V_{IN}	I/O 输入电压	$V_{SS} - 0.3$	$V_{DD} + 0.3$	V
$ \Delta V_{DDX} $	不同供电引脚之间的电压差	-	50	mV
$ \Delta V_{SSX} $	不同接地引脚之间的电压差	-	50	mV
T_A	工作温度	-40	105	°C
T_S	贮存温度	-55	150	°C
T_J	结温	-40	125	°C
I_{OL}	任意 I/O 最大输入电流	-	30	mA
I_{OH}	任意 I/O 最大输出电流	-	30	mA
ΣI_{OL}	所有 I/O 输入电流和	-	150	mA
ΣI_{OH}	所有 I/O 输出电流和	-	150	mA
I_{INJ}	任意 I/O 注入电流	-10	10	mA
ΣI_{INJ}	所有 I/O 总注入电流	-50	50	mA

1. 所有的电源(V_{DD} , V_{DDA})和地(V_{SS} , V_{SSA})引脚必须一直接在外接电源上，并保持在许可范围
2. I_{INJ} 绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 I_{INJ} 不超过其最大值。当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流。
3. 反向注入电流会干扰器件的模拟性能。
4. 当几个 I/O 口同时有注入电流时， ΣI_{INJ} 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

8.2 EMC 特性

参数	测试条件	级别
HBM	MIL-STD-883J Method 3015.9, Ta = 25°C	3
CDM	ANSI/ESDA/JEDEC JS-002-2022 标准, Ta = 25°C	C3
LU	JEDECIEA/JESD78F.02 2023 标准, Ta = 25°C	1A

8.3 直流电气特性

表格 8-2 直流电气特性($V_{DD} = 2.0V \sim 3.6V$, $V_{SS} = 0V$, $T_A = 25^\circ C$)

参数	最小值	典型值	最大值	单位	符号	测试条件
工作电压	2.0	3.3	3.6	V	V_{DD}	-
备份工作电压	1.8	-	3.6		V_{BAT}	-
模拟工作电压	2.0	-	V_{DD}	V	V_{DDA}	必须与 V_{DD} 等电位
模拟工作电压 (ADC 和 DAC)	2.4	-	V_{DD}	V		
模拟参考电压	-	V_{DDA}	-	V	V_{REF}	-
普通工作模式下 电流	-	23	-	mA	I_{DD1}	$F_{sys} = 140MHz$, $V_{DD} = 3.3V$, 所有引脚无负载, 输入不使 能, 外设时钟关闭。
	-	13	-	mA	I_{DD2}	$F_{sys} = 8MHz$ HRC, $V_{DD} =$ $3.3V$, 所有引脚无负载, 输入 不使能, 外设时钟关闭。
普通工作模式下 电流 (32kHz)	-	950	-	uA	I_{DD3}	$F_{sys} = 32kHz$ LRC, $V_{DD} =$ $3.3V$, 所有引脚无负载, 输入 不使能, 外设时钟关闭, 内部 高频振荡器关闭。
SLEEP 模式	-	640	-	uA	I_{DD4}	$V_{DD} = 3.3V$ FLASH 深度睡眠模式使能, 在 SRAM 中执行睡眠以及唤 醒等待。
	-	750	-	uA	I_{DD5}	$V_{DD} = 3.3V$ FLASH 不进入深度睡眠模 式。

参数	最小值	典型值	最大值	单位	符号	测试条件
STOP 模式 (RTC 唤醒)	-	5	-	uA		$V_{DD} = 3.3V$
I/O 输入低电压	-	-	$0.3 \times V_{DD}$	V	V_{IL}	-
I/O 输入高电压	$0.7 \times V_{DD}$	-	-	V	V_{IH}	-
I/O 输入迟滞	$0.1 \times V_{DD}$			V	V_{HYS}	-
I/O 输入低电流	-1	-	-	uA	I_{IL}	-
I/O 输入高电流	-	-	+1	uA	I_{IH}	-
I/O 输出低电压 (1)	-	-	0.4	V	V_{OL}	$V_{DD} = 3.3V$ $I_{OL} = 9mA$ (DS=0) $I_{OL} = 4.5mA$ (DS=1)
I/O 输出高电压 (1)	$V_{DD} - 0.8$	-	-	V	V_{OH}	$V_{DD} = 3.3V$ $I_{OH} = 9mA$ (DS=0) $I_{OH} = 4.5mA$ (DS=1)
I/O 内置上拉电阻	22	-	50	k Ω	R_{PU}	$V_{IN} = V_{SS}$
I/O 内置下拉电阻	20	-	100	k Ω	R_{PD}	-
I/O 输入电容	-	10	-	pF	C_{IN}	-

1. DS = 0 为高驱动强度, DS = 1 为低驱动强度

8.4 交流特性

8.4.1 8MHz 内部高频 RC 振荡器

表格 8-3 内部高频 RC 振荡器特性

参数	最小值	典型值	最大值	单位	条件
电压	2.0	3.3	3.6	V	-
中心频率	-	8	-	MHz	-
内部震荡矫正	-1	-	1	%	$T_A = 25^{\circ}\text{C}$ $V_{DD} = 3.3\text{V}$
	-2	-	2	%	$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$, $V_{DD} = 2.0\text{V} \sim 3.6\text{V}$
启动时间	1	-	2	us	
功耗		80	100	uA	

8.4.2 32kHz 内部低频 RC 振荡器

表格 8-4 内部低频 RC 振荡器特性

参数	最小值	典型值	最大值	单位	条件
电压	2.0	3.3	3.6	V	
中心频率	-	32	-	kHz	
频率误差	-20	-	20	%	$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$, $V_{DD} = 2.0\text{V} \sim 3.6\text{V}$
启动时间	-	-	100	us	
功耗	-	-	3	uA	

8.4.3 外部高频晶体振荡器

表格 8-5 部晶体振荡器特性

参数 ⁽¹⁾	最小值	典型值	最大值	单位	测试条件
工作电压	2.0	-	3.6	V	-
温度	-40	-	105	°C	-
工作电流	-	-	0.7	mA	8MHz, VDD = 3.3V
稳定时间	-	-	2	ms	8MHz, VDD = 3.3V
时钟频率	4	-	24	MHz	-
外部反馈电阻 ⁽³⁾	1	-	10	MΩ	-
负载电容 C_{L1} ⁽²⁾	10	-	30	pF	-
负载电容 C_{L2} ⁽²⁾	10	-	30	pF	-

1. 基于有限数量测试，由设计保证，未经生产测试。
2. 负载电容需要根据晶体供应商的规格书配置。
3. 必须并联负反馈电阻，否则振荡器不能起振。

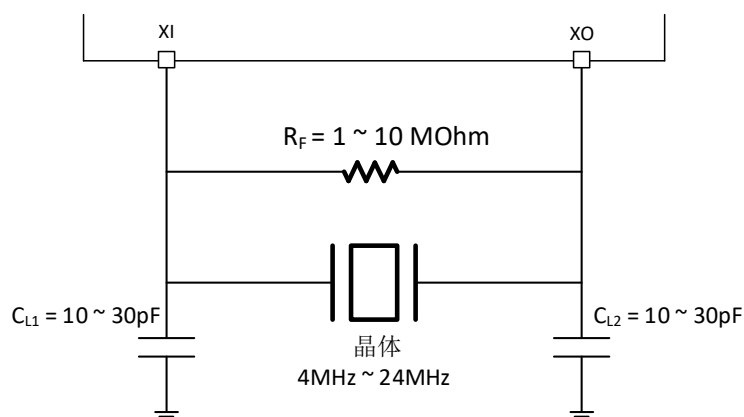


图 8-1 外部高频晶体振荡器典型电路

8.4.4 外部低频晶体振荡器

表格 8-6 外部低频晶体振荡器特性

参数 ⁽¹⁾	最小值	典型值	最大值	单位	测试条件
工作电压	2.0	-	3.6	V	-
温度	-40	-	105	°C	-
工作电流	-	1	-	uA	VDD = 3.3V
稳定时间	-	-	2	s	VDD = 3.3V
时钟频率	-	32768	-	Hz	-
负载电容 $C_{L1}^{(2)}$	6	-	12	pF	-
负载电容 $C_{L2}^{(2)}$	6	-	12	pF	-

1. 基于有限数量测试，由设计保证，未经生产测试。
2. 负载电容需要根据晶体供应商的规格书配置。

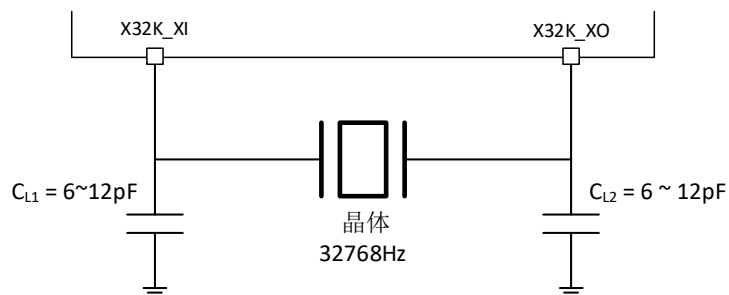


图 8-2 外部低频晶体振荡器典型电路

8.4.5 PLL 电气特性

表格 8-7 PLL 特性

参数 ⁽¹⁾	最小值	典型值	最大值	单位	测试条件
输入时钟频率, F_{IN}	4	-	24	MHz	$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$, $V_{DD} = 3.0\text{V} \sim 3.6\text{V}$
输入时钟占空比	45	-	55	%	
倍频输出频率, F_{OUT}	48	-	140	MHz	
锁定时间 t_{LOCK}	-	20	30	μs	
功耗	-	0.3	0.5	mA	

1. 基于有限数量测试, 由设计保证, 未经生产测试。

8.5 模拟器件特性

8.5.1 上电和掉电工作条件

表格 8-8 上电和掉电工作条件

参数	最小值	最大值	符号	单位
VDD 上升率	0	∞	t_{VDD}	$\mu\text{s}/\text{V}$
VDD 下降率	20	∞		

8.5.2 1.2V LDO 特性

表格 8-9 1.2V LDO 特性

参数	最小值	典型值	最大值	符号	单位
工作电压 ⁽¹⁾	2.0	-	3.6	V_{DD}	V
输出电压 ^(2, 3)	1.08	1.2	1.32	V_{LDO}	V
工作温度范围	-40	25	105	T_A	$^{\circ}\text{C}$

1. 建议 1 μF 和 100nF 电容并联接 VDD 和 VSS 引脚之间。
2. 保证电源稳定, CAP 引脚对 VSS 接 1 μF 电容。
3. 出厂校准精度为典型值的 1% (25 $^{\circ}\text{C}$)

8.5.3 复位、电压检测 (PVD) 和低压复位 (LVR) 特性

表格 8-10 复位、电压检测和欠压复位特性

参数	符号	最小值	典型值	最大值	单位	测试条件
复位电压 阈值 ^(1, 2)	V_{POR}	-	1.8	-	V	上升沿
	V_{PDR}	-	1.6	-	V	下降沿
电 压 检 测 (PVD) 阈值	V_{PVD_VTH}	2.05	2.05	2.15	V	PVD_VTH = 000 (上升沿)
		1.90	2	2.10	V	PVD_VTH = 000 (下降沿)
		2.25	2.35	2.45	V	PVD_VTH = 001 (上升沿)
		2.2	2.3	2.4	V	PVD_VTH = 001 (下降沿)
		2.65	2.75	2.85	V	PVD_VTH = 010 (上升沿)
		2.60	2.7	2.80	V	PVD_VTH = 010 (下降沿)
		2.95	3.05	3.15	V	PVD_VTH = 011 (上升沿)
		2.90	3	3.10	V	PVD_VTH = 011 (下降沿)
PVD 迟滞	V_{PVD_HYS}	-	50	-	mV	
低 压 复 位 (LVR) 阈值	V_{LVR_VTH}	2.02	2.1	2.18	V	LVR_VTH = 01 (上升沿)
		1.92	2.0	2.08	V	LVR_VTH = 01 (下降沿)
		2.32	2.4	2.48	V	LVR_VTH = 10 (上升沿)
		2.22	2.3	2.38	V	LVR_VTH = 10 (下降沿)
		2.42	2.5	2.582	V	LVR_VTH = 11(上升沿)
		2.32	2.4	2.48	V	LVR_VTH = 11 (下降沿)
LVR 迟滞	V_{LVR_HYS}	-	100	-	mV	
复位持续 时间	T_{LVR_TEMP}	-	5	-	ms	数字延时

1. POR 复位阈值为模拟电路 (LDO, LVR, 以及内置 RC 振荡器) 正常工作最低电压。LVR 上电时默认为使能, 芯片内核复位释放电压由 LVR 控制。
2. 程序可以关闭 LVR, 此情况下掉电复位阈值由 PDR 控制。

8.5.4 内置电压基准(VREF)

表格 8-11 内置电压基准源 (VREF) 特性

参数	最小值	典型值	最大值	单位	测试条件
内置电压基准源	2.35	2.4	2.45	V	VREF_SEL = 0
	-	V _{DDA}	-	V	VREF_SEL = 1

1. VREFP 引脚接 1uF 陶瓷电容。

8.5.5 12 位 ADC 特性

除非特别说明，否则表格表格 8-12 表格中给出的参数均在表格 8-2 中汇总的环境温度、和 V_{DDA} 电源电压条件下测试得出的。

表格 8-12 ADC 特性

参数 ⁽¹⁾	最小值	典型值	最大值	符号	单位	条件
工作电压	2.4	-	3.6	V _{DDA}	V	
分辨率	-	-	12		bit	
通道输入电压范围	VSS	-	VREFP	V _{AIN}	V	
工作电流	-	1.4	-	I _{DDA}	mA	
非线性差分误差	-1	1	2	DNL	LSB	
非线性积分误差	-3	±2	3	INL	LSB	
偏移误差	-3	±1.5	3	EO	LSB	
增益误差	-3	±1.5	3	EG	LSB	
综合误差	-6	±3.5	6	ET	LSB	
采样速率	0.05	-	1	F _S	MHz	
工作时钟频率	-	-	16	F _{CLK}	MHz	
采样延时	4/F _{CLK}	-	-	T _S	s	
转换时间	-	12/F _{CLK}	-	T _C	s	
使能到第一次转换时间	-	-	32/F _{CLK}	-	s	
参考电压	2.4	-	V _{DDA}	V _{REFP}	V	V _{REFP} ≤ V _{DDA}
采样电容值	-	19	-	C _{IN}	pF	
采样开关电阻	-	1	-	R _{IN}	kΩ	

1. 基于有限数量测试，由设计保证，未经生产测试。

8.5.6 温度传感器特性

表格 8-13 温度传感器特性

参数	最小值	典型值	最大值	符号	单位
Vsense 随温度线性度 ⁽¹⁾	-	±5	-	$T_L^{(1)}$	°C
平均斜率	-	-1.567	-	Avg_Slop ⁽¹⁾	mV/°C
25°C时电压(±5°C) ⁽¹⁾	0.726	0.756	0.786	$V_{25}^{(1)}$	V
启动时间	-	2	-	$t_{START}^{(1)}$	us
ADC 采样时间	4	-	-	$T_{S_temp}^{(1)}$	us

1. 基于有限数量测试，由设计保证，未经生产测试。
2. 生产测试基于常温环境。

8.5.7 12 位 DAC 特性

除非特别说明，否则表格 8-14 中给出的参数均在表格 8-2 中汇总的环境温度、和 V_{DDA} 电源电压条件下测试得出的。

表格 8-14 DAC 特性

参数 ⁽¹⁾	最小值	典型值	最大值	符号	单位	条件
模拟电源电压	2.4	-	3.6	V_{DDA}	V	
参考电源电压	2.4	-	3.6	V_{REFP}	V	$V_{REFP} \leq V_{DDA}$
接地	0	-	0	V_{SSA}	V	
缓冲器开启时的阻性负载	5	-	-	R_{LOAD}	kΩ	
缓冲器关闭时的阻抗输出	-	-	15	R_O	kΩ	缓冲器关闭时，要使精度为 1%，DAC_OUT 与 VSS 之间的最小阻性负载为 1.5 MΩ
容性负载(缓冲器开启)	-	-	50	C_{LOAD}	pF	
缓冲器开启时的输出电压下限	0.2	-	-	OUT_BE_min	V	$V_{REFP} = 3.6V$
缓冲器开启时的输出电压上限	-	-	$V_{DDA} - 0.2$	OUT_BE_max	V	$V_{REFP} = 3.6V$

缓冲器关闭时的输出电压下限	-	0.5	-	OUT_B D min	mV	$V_{REFP} = 3.6V$
缓冲器关闭时的输出电压上限	-	-	$V_{REFP} - 1LSB$	OUT_B D max	V	$V_{REFP} = 3.6V$
微分非线性误差	-	± 3	-	DNL	LSB	两个连续代码之间的偏差 - 1LSB
积分非线性误差	-	± 5	-	INL	LSB	代码 i 处测得的值与代码 0 及最后一个代码之间连线上代码 i 处的值之间的差
偏移误差 (代码 0x800)处测得值与理想值 $V_{REFP}/2$ 之间的差)	-	± 12	-	EO	LSB	$V_{REFP} = 3.6V$
增益误差	-	± 0.5	-	EG	%	
建立时间 (满刻度: 适用于当输出达到最终值 $\pm 4LSB$ 时, 最低输入代码与最高输入代码之间的 10 位输入代码转换)	-	± 5	-	$t_{SETTLING}$	us	$C_{LOAD} \leq 50 pF,$ $R_{LOAD} \geq 5 k\Omega$
更新率 当输入代码为较小变化时(从数值 i 变到 i+1LSB), 得到正确输出的最大频率	-	-	1	f_{UPDATE}	MS/s	$C_{LOAD} \leq 50 pF,$ $R_{LOAD} \geq 5 k\Omega$
从关闭状态唤醒的时间(在 DAC 控制寄存器中将 ENx 位置 1)	-	10	-	t_{WAKEUP}	us	$C_{LOAD} \leq 50 pF,$ $R_{LOAD} \geq 5 k\Omega$ 介于可能的最低值和最高值之间的输入代码

1. 基于有限数量测试, 由设计保证, 未经生产测试。

8.5.8 RSTn 引脚特性

表格 8-15 RSTn 引脚特性

参数	最小值	典型值	最大值	符号	单位
RSTn 输入低电平电压 ⁽¹⁾	-	$0.4V_{DD}$	-	$V_{IL(RSTn)}$	V
RSTn 输入高电平电压 ⁽¹⁾	-	$0.7V_{DD}$	-	$V_{IH(RSTn)}$	V
RSTn 施密特触发器迟滞电压 ⁽¹⁾	-	100	-	$V_{hys(RSTn)}$	mV
弱上拉等效电阻 ^(1, 2)	-	60	-	R_{pu}	kΩ
要求的最短复位脉冲宽度 ⁽¹⁾	-	600	-	$V_{F(RSTn)}$	ns

1. 无特别声明的情况下，上表给出的数据基于常温常压测试环境得出。
2. RSTn 引脚内部连接了一个永久性的 R_{pu} 上拉电阻。

8.5.9 FLASH 特性

除非特别说明，否则所有特性均在 $T_A = -40$ 到 105°C 时，基于有限数量测试。

器件交付给客户时，Flash 已被擦除。

表格 8-16 FLASH 特性

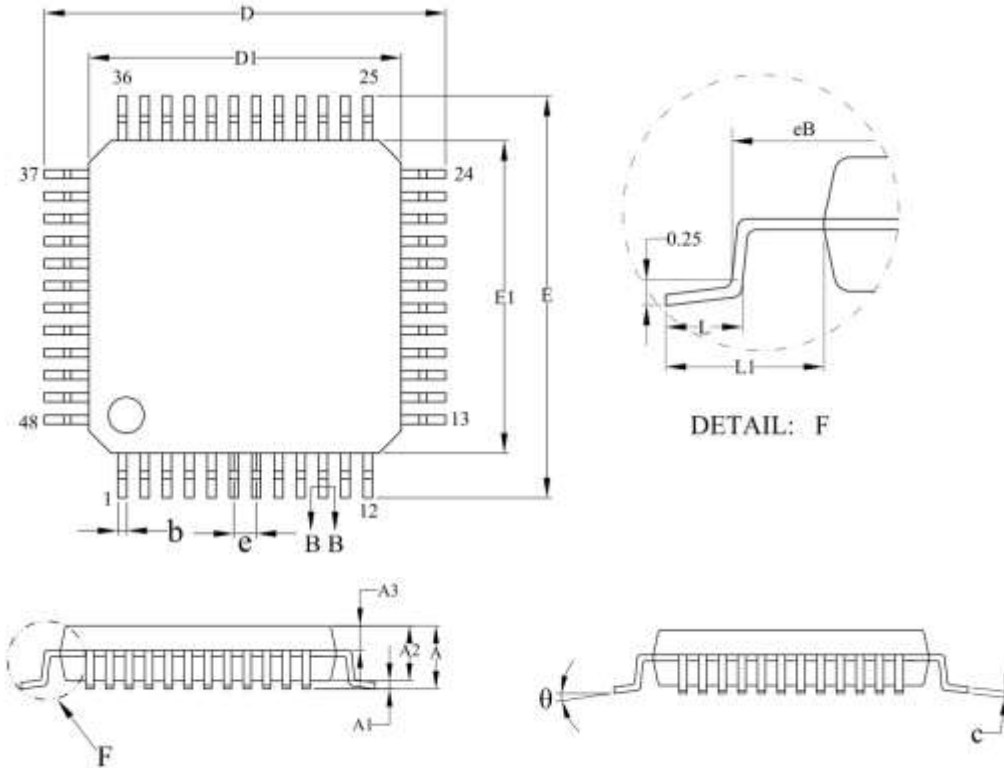
参数			最小值	典型值	最大值	符号	单位
工作电压			1.08	1.2	1.32	V _{DDA}	V
结温			-40	-	125	T _J	°C
擦写次数			10K	100K	-	N _{ENDUR}	cycles
数据保留 (105°C) 100K 次擦写后			10	-	-	T _{RET}	years
全片擦除时间			-	30	40	T _{CERASE}	ms
页擦除时间			-	2.6	-	T _{ERASE}	ms
编程时间 ⁽¹⁾	SYSCLK=8M	4-word	-	90	-	T _{PROG}	us
		32-word		480			
		128-word		1830			
	SYSCLK=140M	4-word		60			
		32-word		310			
		128-word		1175			
擦除电流			-	2	-	I _{ERASE}	mA
编程电流			-	3	4	I _{PROG}	mA
读电流 @ 30MHz			-	-	8	I _{READ}	mA

1. 基于 IAP 接口函数实际测试的时间

2. 最小写入单元为 4-word

9. 封装尺寸

9.1 LQFP48

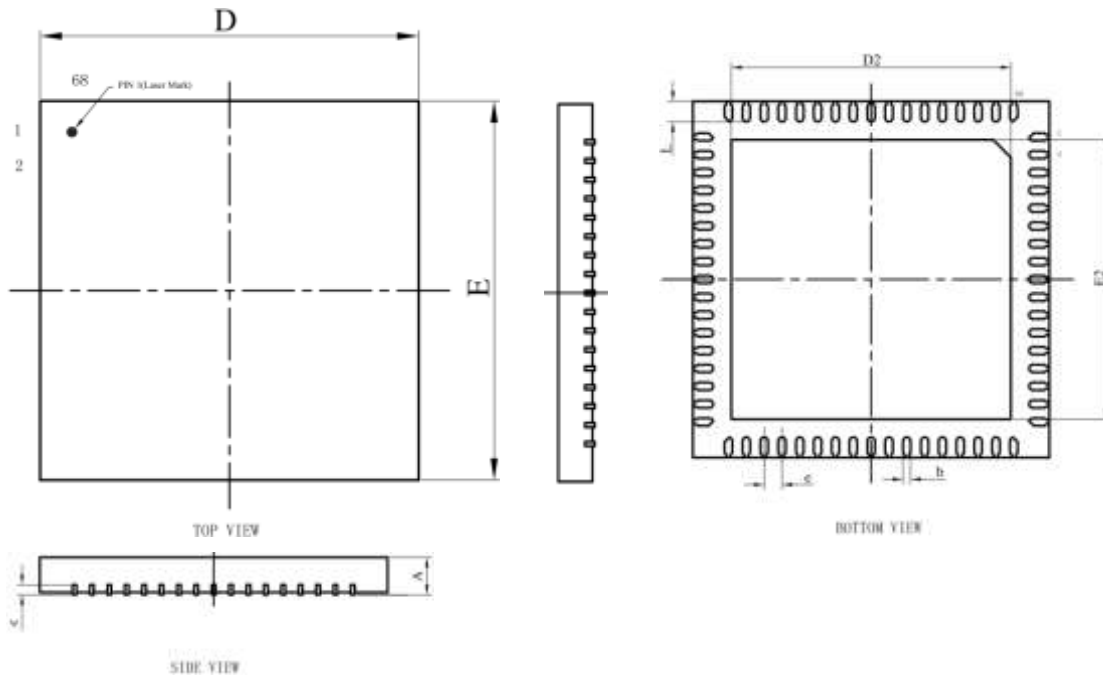


SYMBOL	MILLIMETER		
	Min	Nom	Max
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	-	0.26
c	0.13	-	0.17
D	8.80	9.00	9.20
D1	6.90	7.00	7.10

SYMBOL	MILLIMETER		
	Min	Nom	Max
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.50BSC		
eB	8.10	-	8.25
L	0.45	-	0.75
L1	1.00REF		
θ	0	-	7°

图 9-1 LQFP48 封装尺寸图

9.2 QFN68



SYMBOL	MILLIMETER		
	Min	Nom	Max
A	0.70	0.75	0.80
b	0.05	0.15	0.20
c	0.203REF		
D	7.000 BSC		
D2	5.390	5.490	5.590
e	0.350 BSC		
E	7.000 BSC		
E2	5.390	5.490	5.590
L	0.350	0.400	0.450

图 9-2 QFN68 封装尺寸图

10. 命名规则说明

S W M 3 3 0 C G T 7 - 50

公司名简写	表示引脚间距大小
CORTEX-M系列	工作温度: 6: -40~85 7: -40~105
芯片系列: 0: 数字定制芯片 1: 1系列 2: 2系列 3: 3系列	封装类型: P: TSSOP; S: SSOP; T: LQFP; V: TQFP; U: QFN; H: BGA
系列型号: 0~9区分 比如USB,LCD等不同外设	FLASH大小: 2: 8KB; 4: 16KB; 6: 32KB; 7: 48KB; 8: 64KB; 9: 96KB B: 120KB/128KB; C: 248/256KB E: 512KB; G: 1024KB
保留位: 默认0 1: 性能升级 S: 屏幕领域特定型号 P: 3P3N Prediver D: 6N Prediver	引脚数量: Q: 16pin; F: 20pin; E: 24pin; G: 28pin; K: 32pin; T: 36pin; D: 40pin; P: 44pin; C: 48pin; J: 52pin; R: 64pin/68pin; V: 100pin; W: 128pin; Z: 144pin; I: 176pin

11. 缩写

表格 11-1 缩写列表

名称	描述
ACMP	Analog Comparator Controller
ADC	Analog-to-Digital Converter
DAC	Digital-to-Analog Converter
AES	Advanced Encryption Standard
APB	Advanced Peripheral Bus
AHB	Advanced High-Performance Bus
PVD	Programmable Voltage Detector
LVR	Low Voltage Detector
CAN	Controller Area Network
PWM	Pulse Width Modulation
FIFO	First In, First Out
PB	General-Purpose Input/Output
IAP	In Application Programming
ICP	In Circuit Programming
ISP	In System Programming
LDO	Low Dropout Regulator
MPU	Memory Protection Unit
NVIC	Nested Vectored Interrupt Controller
DMA	Direct Memory Access
PLL	Phase-Locked Loop
BSC	Basic Spacing between Centers (中心基本距离), 一般用在说明 IC 两引脚中心的基本间距。

Important Notice

Synwit Products are neither intended nor warranted for usage in systems or equipment, any malfunction or failure of which may cause loss of human life, bodily injury or severe property damage. Such applications are deemed, "Insecure Usage" .

Insecure Usage includes, but is not limited to: equipment for surgical implementation, atomic energy control instruments, airplane or spaceship instruments, the control or operation of dynamic, brake or safety systems designed for vehicular use, traffic signal instruments, all types of safety devices, and other applications intended to support or sustain life.

All Insecure Usage shall be made at customer' s risk, and in the event that third parties lay claims to Synwit as a result of customer' s Insecure Usage, customer shall indemnify the damages and liabilities thus incurred by Synwit.